

30JEITA-標準第 994 号
平成 30 年 10 月 15 日

各 位

(一社) 電子情報技術産業協会
集積回路製品技術委員会
メモリ SC

セミナー開催のご案内

「基礎から学ぶ DRAM セミナー」

拝啓 時下益々ご清祥のこととお慶び申し上げます。平素は、当協会の諸事業に対しましては格別のご高配を賜わり、厚く御礼申し上げます。

昨今の IoT 化により、ビッグデータ処理や AI を取り込んだ IT プラットフォームの開発が各分野で求められており、開発装置には最先端の電子部品の使用が必須となっております。中でもメモリチップは殆どの開発装置に使用されており、最先端のプロセスにより高速、大容量、低消費電力化が加速しております。それに伴い DRAM 仕様は複雑および微細化しており、装置開発時には、最先端のメモリ仕様を十分に理解しておく必要があります。

JEITA では、メモリメーカーおよびメモリ使用関連企業にて構成されるメモリセブコミッティにて、日頃から最先端メモリの理解、評価方法の標準化および最先端メモリシステム検討をしておりますが、この度、日本市場のメモリ使用企業様向けに「基礎から学ぶ DRAM セミナー」を開催することになりました。

日本の DRAM メモリメーカーが寡占化され、メモリセミナー開催の機会が減っている中、「DRAM 基礎から習得しなおしたい」「今更、DRAM 基礎を聞く機会が無い」「新人教育の一貫で参加させたい」などといった方を中心に参加いただければ幸いです。

メモリセミナーでは、JEITA で活動中のメモリセブコミッティの紹介も行いますので、これを機に JEITA に参加したいと思われる企業も募集しておりますので、気軽にお問合せください。

ご関係・ご関心の各位におかれましては、ぜひ、ご参加いただければ幸いです。

敬 具

【開催概要】

日 時：平成 30 年 11 月 30 日（金） 15：15 ～ 17：15（開場 15：00 ～）

場 所：（一社）電子情報技術産業協会 416 会議室
〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル 4 階

主 催：（一社）電子情報技術産業協会
集積回路製品技術委員会 メモリ SC

定 員：30 名（定員になりしだい締め切らせていただきます。）

参加費：無料

申込方法：事前申込制。
参加のお申し込みは、下記 URL からお申込みください。
<https://39auto.biz/jeita-semicon/touroku/thread10.htm>

申込期限：平成 30 年 11 月 26 日（月）
ただし、申込期限までに定員に達した場合は、その時点で締め切らせていただきます。

■セミナーに関する問い合わせ

（一社）電子情報技術産業協会
標準化センター 担当：近藤・吉井
〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル
TEL：03-5218-1059 FAX 03-52018-1078 E-mail：device3@jeita.or.jp

■JEITA へのアクセス

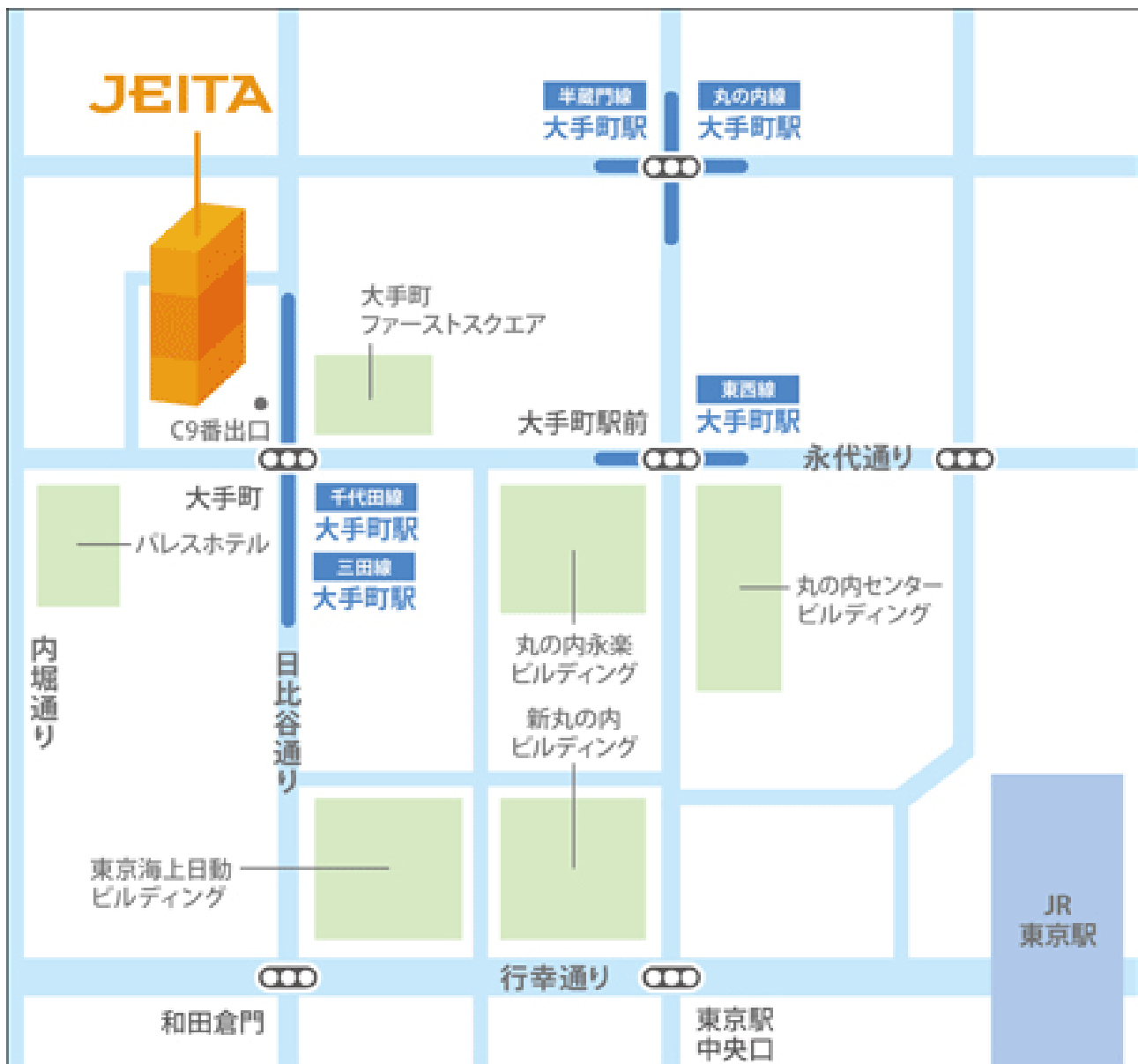
(一社) 電子情報技術産業協会

〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル 4 階

JR「東京駅」

東京メトロ千代田線・東西線・半蔵門線・丸の内線・都営三田線「大手町駅」

※ C9 出口より徒歩 1 分（各路線・各駅ともビル地下 1 階連絡通路より直結）



プログラム :

時間	タイトル	登壇者
15 : 15 ~ 15 : 30	開会のあいさつ	JEITA／集積回路製品技術委員会 メモリ SC 主査 山崎 彰 [ルネサスエレクトロニクス株式会社]
15 : 30 ~ 17 : 00	DRAM 基本スペックの理解	IPUS Holding LTD Chairman IPUS Limited 台湾 社長 藪 彰 氏
	<p>1970年 1KbDRAM が開発されて以来 DRAM は主にコンピュータでの主記憶として使われ、今ではサーバー、パソコン、携帯端末、民生機器等様々な 応用分野で使われています。時代と共に大容量化、高速化、低消費電力化が進み、現在では微細化技術の進歩により 1Die で 16Gbit のメモリ容量を達成し、データレートは 4.3Gbps を実現しています。しかしながら DRAM の基本構造、基本動作及び基本スペックは変わっておらず、その理解 が DRAM を使う上で重要です。本セミナーでは DRAM の基礎について解説を行い、DDR-SDRAM の高速化に伴い追加されてきたスペックを中心に解説をします。</p> <p><内容></p> <ul style="list-style-type: none"> ・ DRAM 基本構造 ・ DDR DRAM の基本ファンクション ・ DDR2,DDR3,DDR4 の追加機能 	
17 : 00 ~ 17 : 10	質疑応答	
17 : 10 ~ 17 : 15	開会のあいさつ	JEITA／集積回路製品技術委員会 メモリ SC 主査 山崎 彰 [ルネサスエレクトロニクス株式会社]