

# JEITA

## 半導体標準化 専門委員会

---

### 2020年度 活動紹介



半導体標準化専門委員会では、Automotive(ADAS), IoT, Industry4.0, Cloud, AI, 5G 通信などの成長産業における半導体集積回路のニーズの探求し、システムレベル設計・システムレベル信頼性における半導体集積回路仕様/標準化の検討(MBD/リファレンスモデル, EMC/機能安全等)を行っています。

半導体標準化専門委員会は半導体パッケージ技術委員会、集積回路&システムレベル技術委員会、個別半導体製品技術委員会、半導体信頼性技術委員会、半導体&システム設計技術委員会の5つの技術委員会から構成されています。

国際の場合は、IEC(国際電気標準会議)のTC47(半導体デバイス)において、IECの国内委員会と連携し国際標準規格の日本提案と各国の提案内容の審議を実施しています。

また、開発した国際規格、JEITA規格の普及促進を図るため、セミナーやワークショップ、自動車などの関連業界活動との連携など、積極的な普及活動を行っています。

## 半導体標準化専門委員会 戦略

### 戦略的標準化の実現による日本半導体の競争力強化

■ ■ ■ 半導体をキーに日本及び参画企業の国際競争力を強化 ■ ■ ■

#### 1. 日本の強い半導体分野の標準化の推進

- ・パワー半導体デバイス・化合物パワーに関する標準化
- ・半導体設計技術の標準化
- ・自動車用半導体に関する標準化

#### 2. 半導体共通技術に関する標準化の推進・技術の深掘

- ・「パッケージ」-「信頼性」-「開発技術」共通技術に関わる標準化推進
- ・システム・環境との協調を重視「使われること強く意識した半導体」
- ・熱・電気のモデルを用いた半導体とシステムの協調設計を目指す。

#### 3. 標準化関係団体との連携強化

- ・IEC 国内委員会との連携
- ・他国、JEDEC, IEEEなど標準化団体との連携
- ・JEITA内外の団体との連携

半導体に対するユーザのニーズを的確にとらえ、  
ユーザと連携した日本企業の国際競争力強化を目指す

## 半導体標準化専門委員会

Semiconductor Standardization Committee

委員長:井出(ソシオネクスト)

副委員長:加藤(東芝), 瀬戸屋(東芝), 吉田(パナソニック), 福場(東芝)

### 集積回路&システムレベル技術委員会

Integrated Circuits &amp; System Level Technical Committee

主査:井出(ソシオネクスト), 副:稲垣(ローム), 土居(ルネサス)

参加数:33社・大学・関係機関  
(オブザーバ、客員含む)

### 個別半導体製品技術委員会

Discrete Semiconductor Technical Committee

主査:加藤(東芝), 副:, 茂木(ソニー), 藤田(三菱電機), 小川(スタンレー電気)

参加数:19社・大学・関係機関  
(オブザーバ、客員含む)

### 半導体信頼性技術委員会

Semiconductor Reliability Technical Committee

主査:瀬戸屋(東芝) 副:中村(沖エンジニアリング)

参加数:41社・大学・関係機関  
(オブザーバ、客員含む)

### 半導体パッケージング技術委員会

Semiconductor Packaging Technical Committee

主査:吉田(パナソニック) 副:新井(三菱), 檜岡(パナソニック), 西(足利大学)

参加数:29社・大学・関係機関  
(オブザーバ、客員含む)

### 半導体&システム設計技術委員会

Semiconductor &amp; System Design Technical Committee

主査:福場(東芝) 副:大槻(リコー)

参加数:22社・大学・関係機関  
(オブザーバ、客員含む)

のべ、140社以上の参加企業が、国際標準規格開発に参加



国際

国内

経済産業省(JISC)  
からの委託により  
JEITA内に組織<http://www.jeita.or.jp/>

2020/6月末現在

## IEC TC47

Chair:US  
Sec.:KR

- WG1 GB
- WG2 GB (Act JP)
- WG3 JP/US
- WG5 JP
- WG6 KR/KR
- WG7 KR/CN/JP

## SC47A

Chair:DE  
Sec.:JP

- WG2 JP
- WG7 KR
- WG9 FR

## SC47D

Chair:US  
Sec.:JP

- WG1 KR
- WG2 DE

## SC47E

Chair:JP  
Sec.:KR

- WG1 KR
- WG2 JP
- WG3 JP
- WG4 DE
- WG8 DE
- WG9 JP

## SC47F

Chair:KR  
Sec.:JP

- WG1 KR /JP
- WG2 DE /KR
- WG3 CN/JP
- MT1 KR /JP

## IEC TC47 国内委員会

- WG1 用語
- WG2 半導体信頼性
- WG3 Incubation
- WG5 エネルギー変換・伝達
- WG6 振動発電Proj(仮)
- WG7 熱発電Proj(仮)

## SC47A 国内委員会

- WG2 Modeling
- WG7 3D
- WG9 EMC Test

## SC47D 国内委員会

- WG1 外形
- WG2 測定法

## SC47E 国内委員会

- WG1 センサー
- WG2 マイクロ波
- WG3 パワー
- WG4 フォトプラ
- WG8 磁気・容量式プラ
- WG9 LED

## SC47F 国内委員会

- WG1 用語/一般
- WG2 測定法
- WG3 デバイス・PKG
- MT1 メインテナンス

## JEITA 半導体標準化専門委員会

## 半導体信頼性技術委員会

- 半導体信頼性 サブコミティ
- 個別半導体(パワー系)信頼性試験規格PG
- 化合物パワー半導体信頼性技術WG SiC, GaN
- 半導体取扱いとESD耐量適正化検討PG
- システムレベルESD解析WG
- WLR/SER PG
- 故障解析技術WG
- 半導体信頼性用語集策定TF

## 集積回路&amp;システムレベル技術委員会

- メモリサブコミティ
- 3D半導体/モジュールサブコミティ
- 半導体EMCサブコミティ
- 半導体EMC性能等価性評価WG
- 集積回路モデリングSC

## 半導体パッケージング技術委員会

- パッケージ外観基準TF
- 半導体包装サブコミティ
- 熱設計技術サブコミティ
- パワー半導体パッケージPG

## 個別半導体製品技術委員会

- LED/IEC規格改正PG
- LED硫化試験国際標準化PG
- ダイオード規格改正PG

## 半導体&amp;システム設計技術委員会

- 国際標準化企画WG
- LPB相互設計サブコミティ

TC91  
WG13※

※国内審議団体は、(一社)電子情報通信学会



(一財) マイクロマシンセンター

# 集積回路&システムレベル 技術委員会 2020年度 活動紹介

JEITA／半導体標準化専門委員会

**JEITA** 半導体標準化専門委員会－集積回路&システムレベル技術委員会

## 活動方針と活動目的

半導体メモリ、半導体EMC、3D-半導体/モジュール、電子デバイスモデリングの各分野における技術的課題に対する研究、調査を行い、JEDEC及びIEC/SC47Aにて開発が推進される国際標準規格に対する標準化活動を行う。

### 活動方針:

- ✓ 本委員会は、半導体集積回路についての標準化規格（用語、特性項目、特性の評価(測定)方法等）に関して国際標準化活動を行う

### 活動目的:

- ✓ 半導体集積回路分野の標準化事業の統括及び推進  
委員会方針展開と各SC状況報告など
- ✓ サブコミティ・プロジェクトグループ協調活動  
日本が有利となる為の各SC・PG間の連携
- ✓ IEC国内委員会への対応  
関係文書の審議、新規提案
- ✓ 関連外部機関への対応  
JEDEC JC42、45：米国電子デバイス業界団体
- ✓ JEITA規格類の制定・廃止・確認についての審議・作業

**JEITA** 半導体標準化専門委員会－集積回路&システムレベル技術委員会

## ● 半導体分野の世界標準化活動を推進する

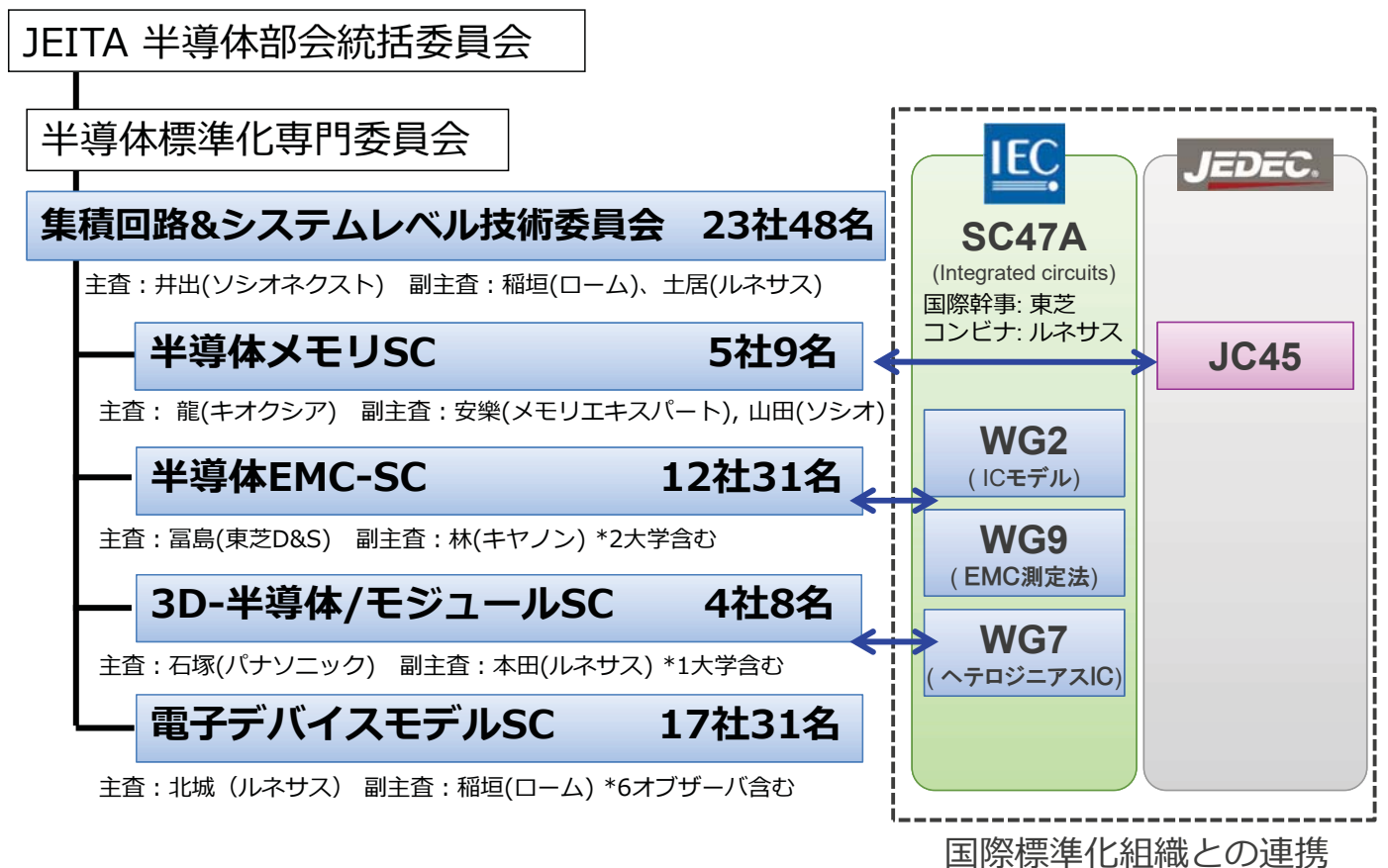
(デジュール, フォーラム, デファクト標準の使い分け)

WTO/TBT協定を遵守することから公的標準化機構である国際電気標準会議 (IEC) を重視するとともに、ビジネス観点から世界的な標準化機関であるJEDEC等との連携、協調活動をおこなう。

- |                         |                   |
|-------------------------|-------------------|
| 1. メモリ及び周辺ロジックデバイスの標準化  | < JEDEC活動 >       |
| 2. 半導体EMC技術の標準化         | < IEC活動 >         |
| 3. 3D-半導体/モジュールの標準化活動   | < IEC活動 >         |
| 4. 電子デバイスモデリングに関する標準化活動 | < JEITA規格、IEC活動 > |

### 2020年度委員会体制

2020.6現在



## 1. IEC/JEITA等規格標準化の推進(新規提案・関係文書審議)

- 新Formfactor Storage標準化項目を検討 [メモリSC]
- 車載CXPI EMC測定法IEC規格 Embedded TypeをCD提案 [EMC-SC]
- 半導体EMC性能等価性評価法JEITA規格化(4月) [EMC-SC]
- アナログバウンダリスキャン導入による標準化検討 [3DIC-SC]
- モデル要件定義(仕様書)作成規格のJEITA規格素案作成 [モデルSC]

## 2. 関連外部機関・団体との連携強化

- システムレベル開発における半導体ソリューション技術標準化推進の為、特にモデルベース開発分野で連携・リエゾン強化・組織再編検討 [技術委員会]
- JEDEC Automotive Electronics Forum日本開催(5/19) (延期) [メモリSC]
- EMC性能等価性評価法 JSAE/CISPR分科会ジョイントワーク継続 [EMC-SC]
- モデル流通・認証などで JEITA内各技術委員会と連携強化 [モデルSC]

## 3. PR・啓蒙・普及活動

- 技術委員会パンフレット更新、WEBページ拡充 [技術委員会]
- JEITAセミナー(DRAM初級/中級)を2020/9開催で調整。 [メモリSC]
- JEITA EMCセミナー開催 (2/5) [EMC-SC]

## 2019年度活動成果サマリ

### ◆メモリSC

- JEDEC 標準化活動(会員企業よりの参加)
- メモリインタフェースの特性測定方法について検討継続
- 2020年度審議テーマについてFeasibility study開始。

### ◆半導体EMC-SC

- IEC SC47A WG2/WG9会議にエキスパート派遣。半導体測定法とモデリングに関する規格案4件審議。うち1件は日本提案(CXPI測定法)。
- 日本提案の規格について実証実験(測定)継続。日本提案規格へ反映
- 半導体EMCセミナー開催(2020/2/7)

### ◆3D-半導体/モジュールSC

- TSVIによるチップ積層TEGへのアナログバウンダリスキャン回路を実装完了
- 自動車機能安全規格の要求事項への3D-ICチップ間の精密抵抗計測法の適用可能性検討、及び標準化検討実施
- 故障予知手段として応用分野への適用に向けたの情報収集

### ◆集積回路モデリングPG (2020年より電子デバイスモデルSCへ移行)

- 集積回路モデリングPGを新設し、モデル検討WG/モデル実証WGにて活動
- 仮想設計で行うシミュレーションを目的別に整理。モデル流通で必要となる、半導体モデルの要件定義書素案を作成。実証実験にて、その有効性を確認し、回路解析・電磁界解析をガイド化。

## ■ 2019年度 成果:

- ① JEDEC 標準化活動(会員企業よりの参加)  
DDRx系DIMM関連規格、UFS関連規格を中心に発行に関与
- ② 2020年度に向けた審議テーマ議論策定  
3テーマについてfeasibility studyを実施。  
新規FormfactorストレージのJEDEC標準化を見据えたJEITA内議論  
高速I/F関連(寿命・電力・Poerformanceの測定条件や接続ガイドライン策定)  
先端プロセス技術を用いた高速メモリ他デバイスの使用障壁をさげる取り組み検討

## ■ 2020年度 活動テーマ:

- ① JC-45(DRAMモジュール)、JC-64(フラッシュ)のJEDEC標準化活動への積極的参加  
**JEDEC Automotive Electronics Forum日本開催(2020/5/19)準備(延期)**
- ② 新規FormfactorストレージのJEDEC標準化を見据えたJEITA内議論
- ③ 高速I/F~寿命・電力・Poerformanceの測定条件や接続ガイドライン策定のための必要条件見極め
- ④ 先端プロセス技術を用いた高速メモリ他デバイスの使用障壁をさげる取り組み検討(feasibility study)
- ⑤ メモリ単品レベルでなくシステムレベル、及びメモリユーザ向けの活動(外部向けセミナー開催9月)

## ■ 2019年度 成果:

- ① IEC 半導体EMC国際標準化活動  
IEC国際会議へ参加と意見の反映  
(5月:フランス・トゥールーズ6名、10月:中国・上海7名)  
規格案(WG2(モデリング)1件、WG9(測定法)3件)審議と投票  
うち1件は、日本提案(CXPI測定法はCD審議。Embeddedタイプ拡張)
- ② EMC試験法の妥当性検証のため、実証実験(測定)を継続。日本提案規格へ反映
- ③ 半導体EMCセミナーを開催(2020/2/7)  
「パワーデバイスのEMC動向とモデルベースシミュレーション」  
座談会を行い、多角的にEMC問題を考える場を提供
- ④ 半導体EMC等価性評価方法  
JEITA規格フォーラム開催(2019年12月5日) 参加29名  
JEITA規格最終原稿作成中(4月発行予定)  
JSAE/CISPR分科会とのジョイントワークキックオフ

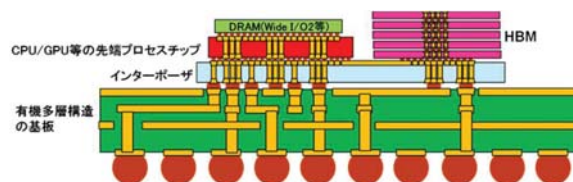


## ■ 2020年度 活動テーマ:

- ① IEC 半導体EMC国際標準化活動継続(日本発CXPI測定法 Embeddedタイプ CD提案)
- ② 車載通信規格を対象とした試験方法及び周波数拡張(>GHz)の妥当性検証
- ③ 半導体EMC性能等価性評価法JEITA規格化(4月)。JSAE/CISPR分科会とのジョイントワーク継続
- ④ JEITA EMCセミナー開催(2/5)

## ■ 2019年度 成果:

- ① TSVによるチップ積層TEGへのアナログバウンダリスキャン回路を実装完了
- ② 自動車機能安全規格の要求事項への3D-ICチップ間の精密抵抗計測法の適用可能性検討、及び標準化検討実施
- ③ 故障予知手段として応用分野への適用に向けたの情報収集

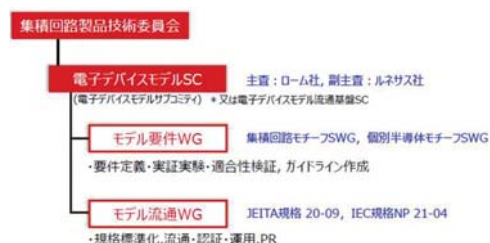


## ■ 2020年度 活動テーマ:

- ① 標準化活動  
TSVによるチップ積層TEGの実証評価  
TSV精密抵抗計測法の標準化提案検討
- ② 3D-半導体応用分野の情報収集  
**故障予知手段として応用分野への適用に向けたの情報収集**

## ■ 2019年度 成果:

- ① 集積回路モデリングPGにて、モデル検討WG/モデル実証WGにて活動
- ② 仮想設計で行うシミュレーションを目的別に整理。モデル流通で必要となる、**半導体モデルの要件定義書素案**を作成。  
実証実験にて、その**有効性を確認し、回路解析・電磁界解析をガイド化**。



## ■ 2020年度 活動テーマ:

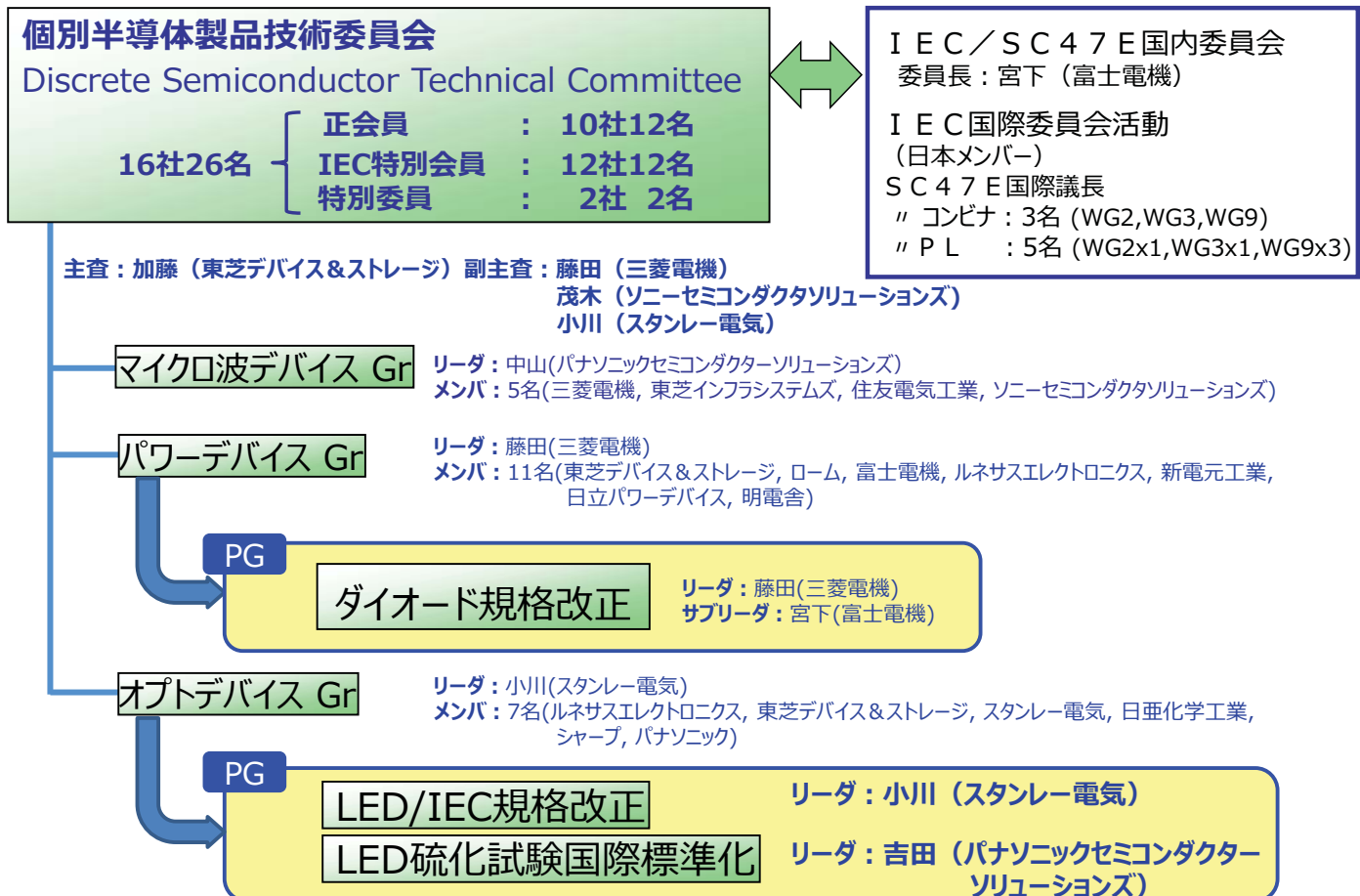
- ① 電子デバイスモデルSCへ移行、活動継続化へ  
PG要件を完了し、継続的活動を前提としたSCへ移行  
**JEITA内各技術委員会、及びIEC/SC47A(集積回路)と連携強化**
- ② モデル流通の基盤整備  
**モデル要件を集積回路/半導体に拡大・拡充**  
モデル流通・モデル認証(機関)の準備  
**JEITA規格(国内)/IEC規格(国際)の発行・制定**

# 個別半導体製品 技術委員会 2020年度 活動紹介

JEITA／半導体標準化専門委員会

**JEITA** 半導体標準化専門委員会－個別半導体製品技術委員会

## 個別半導体製品技術委員会 2020年度体制



**JEITA** 半導体標準化専門委員会－個別半導体製品技術委員会

## ●JEITA規格類の総合的な整備（制定・改正・廃止・確認）

- ・マイクロ波デバイス規格の改正・廃止  
ED-4359(マイクロ波)の改廃方針継続審議
- ・パワーデバイス規格の改正・廃止  
ED-4511B (ダイオード)の改廃方針審議
- ・オプトデバイス規格の改正・廃止  
2017年度発行LED規格ED-4912A啓蒙活動：セミナー開催(関西地区)検討

改定決定、継続審議中

ダイオード規格改正PG発足：改正審議4回実施中

ED-4912A大阪セミナー開催：受講者20名

## ●日本発IEC規格の提案～発行（IEC国内委員会との連携強化）

- ・IEC60747-16-5 (マイクロ波集積回路・発振器)の追補CDV発行
- ・IEC 60747-16-6 Ed1(周波数逡倍器)のIS発行
- ・IEC60747-7 (バイポーラトランジスタ)のCDV発行、FDIS発行
- ・IEC60747-8 Ed3(FET)AMD1のCD発行、CC発行
- ・IEC60747-9 (IGBT)のFDIS発行、IS発行
- ・IEC60747-5-6 Ed2(LED)のCD発行、LED/IEC規格改正PG：CDV発行
- ・IEC60747-5-13 (LED硫化腐食試験)のCC発行、CDV発行
- ・IEC 60747-5-4 Ed2 (半導体レーザ)のRR発行、CD発行

RVC発行

IS発行

IS発行

CD発行

IS発行

CC発行

CC発行

CC発行

## ●標準化事業に係わる関連委員会との活動

- ・パワー半導体パッケージPG
  - ①外形寸法表記
  - ②熱設計技術
  - ③関連規格情報の動向把握

パワーモジュール外形図の表記方法の実態調査実施

IEC60749-15をベースとしたパワーモジュール実装方法や放熱設計のガイドライン策定を開始

IEC最新情報の共有化

## JEITA規格類の総合的な整備(制定・改正・廃止・確認)

2019年度 2件改正決定(改定内容の審議開始), セミナー開催

| 番 号      | 言語  | 名 称                              | 制定・改正   | 改正・廃止方針<br>及び活動状況             |
|----------|-----|----------------------------------|---------|-------------------------------|
|          |     |                                  | 年月      |                               |
| ED-4002A | 日   | 個別半導体デバイス用語                      | 2006.01 | 当面保留                          |
| ED-4359  | 日・英 | マイクロ波半導体デバイスの特性及び測定方法            | 2005.12 | 改定決定<br>(2020年12月完了(目標)で開始)   |
| ED-4511B | 日   | ダイオードの定格・特性及び試験方法                | 2013.03 | 改定決定、改正PGを発足<br>(改定内容の審議を開始)  |
| ED-4521  | 日   | 3端子サイリスタの定格・特性及び試験方法             | 1994.01 | 2018年度スタビライズド化                |
| ED-4522  | 日   | ターンオフサイリスタの定格・特性及び試験方法           | 1995.01 | 2018年度スタビライズド化                |
| ED-4541A | 日・英 | パワートランジスタの定格・特性及び試験方法            | 1999.08 | 2014年度スタビライズド化                |
| ED-4561B | 日・英 | 電界効果パワートランジスタの定格・特性及び試験方法        | 2018.02 | 2017年度発行                      |
| ED-4562B | 日・英 | 絶縁ゲートバイポーラトランジスタの定格・特性及び試験方法     | 2016.03 | 2016年度発行                      |
| EDR-4901 | 日   | LED及びフォトグラフ用語                    | 2015.03 | 2014年度発行                      |
| ED-4912A | 日   | 発光ダイオード                          | 2018.03 | 2017年度発行<br>2019-11/28 セミナー実施 |
| EDR-4101 | 日   | リードレス形シリコンダイオード                  | 2011.06 | 2011年度技術レポートに見直し              |
| EDR-4102 | 日   | 小信号ダイオード、小信号トランジスタ及び個別半導体デバイスの形名 | 2011.06 | 2011年度技術レポートに見直し              |

## ユーザーファーストの改正内容とは!?

2019年11月28日 於：大阪大学 中之島センター 講義室 406

| 時間            | 講演タイトル                     | 登壇者                                                                              |
|---------------|----------------------------|----------------------------------------------------------------------------------|
| 13:30 ~ 13:45 | 開会のあいさつ<br>JEITA活動の紹介      | JEITA／個別半導体製品技術委員会 副主査<br>小川 文雄 [スタンレー電気株式会社]                                    |
| 13:45 ~ 14:20 | 真の人間中心照明とは                 | 日亜化学工業株式会社<br>照明事業統括部 照明企画部 第一課 課長<br>原口 圭 氏                                     |
| 14:20 ~ 14:40 | 展示・休憩 <b>(セミナー会場後方に展示)</b> | <展示企業> 3社<br>・沖エンジニアリング株式会社<br>・スガ試験機株式会社 ・シーメンス株式会社                             |
| 14:40 ~ 15:20 | LEDの接合部温度算出と熱抵抗について        | JEITA／LED／IEC規格改正PG<br>スタンレー電気株式会社 光半導体事業部 第二技術部 設計三課<br>係長 平本 亜紀 氏              |
| 15:20 ~ 15:40 | 展示・休憩 <b>(セミナー会場後方に展示)</b> | <展示企業> 3社<br>・沖エンジニアリング株式会社<br>・スガ試験機株式会社 ・シーメンス株式会社                             |
| 15:40 ~ 16:25 | 二種混合ガスを用いた硫化腐食試験の有効性について   | JEITA／LED／IEC規格改正PG<br>パナソニック株式会社 ライフソリューションズ社<br>ライティング事業部 品質・環境革新センター 渡辺 加津己 氏 |
| 16:25 ~ 16:30 | 閉会のあいさつ                    | JEITA／半導体パッケージング技術委員会 主査<br>吉田 浩芳 [パナソニック セミコンダクターソリューションズ株式会社]                  |

JEITA 半導体標準化専門委員会－個別半導体製品技術委員会



【2019年11月 大阪】聴講者：20名

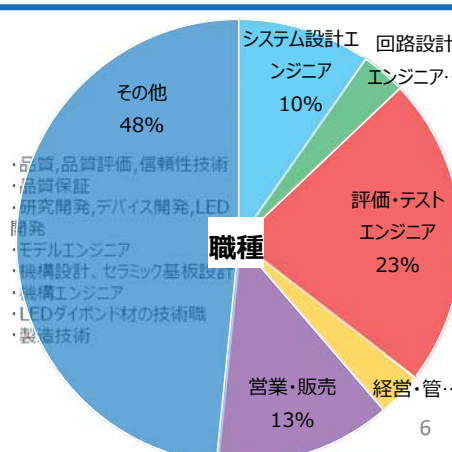
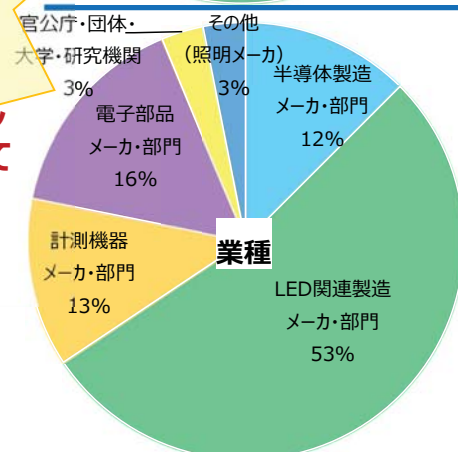
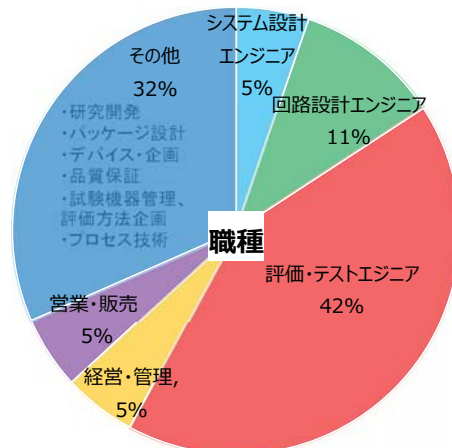
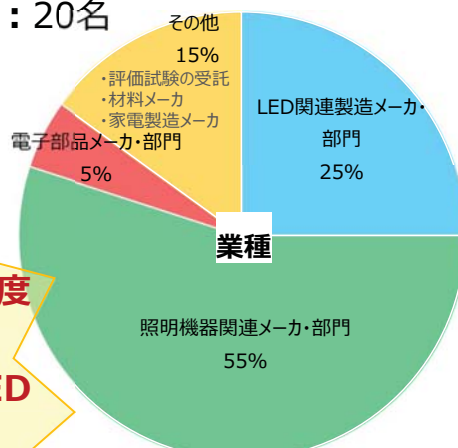
## 《考察》

－聴講者アンケートより－

◎技術的内容についての満足度は高い（大阪、東京とも）

◎LED照明器具関連や車載LED関連の国際標準化動向などLED1-ザのニーズに沿った講演テーマを検討すべき！

◎聴講者数について、来て欲しい人にセミナー情報が届いているか？（今後の課題）



【2018年12月 東京】

聴講者：26名

JEITA 半導体標準化専門委員会－個別半導体製品技術委員会

## 個別半導体製品技術委員会 2020年度活動計画

## ●JEITA規格類の総合的な整備（制定・改正・廃止・確認）

- ・パワーデバイス規格の改正・廃止  
ED-4511Bの改定内容の審議継続（規格発行）
- ・マイクロ波デバイス規格の改正・廃止  
ED-4359の改定内容の審議継続（規格発行）

## ●日本発IEC規格の提案～発行（IEC国内委員会との連携強化）

- ・IEC60747-16-5 Ed1（マイクロ波IC・発振器）AMD1のIS発行
- ・IEC60747-8 Ed3(FET)AMD1のCC発行、CDV発行
- ・IEC60747-5-4 Ed2(半導体レーザ)のCDV発行
- ・IEC60747-5-6 Ed2(LED)のCDV発行
- ・IEC60747-5-13（LED硫化腐食試験）のCDV発行

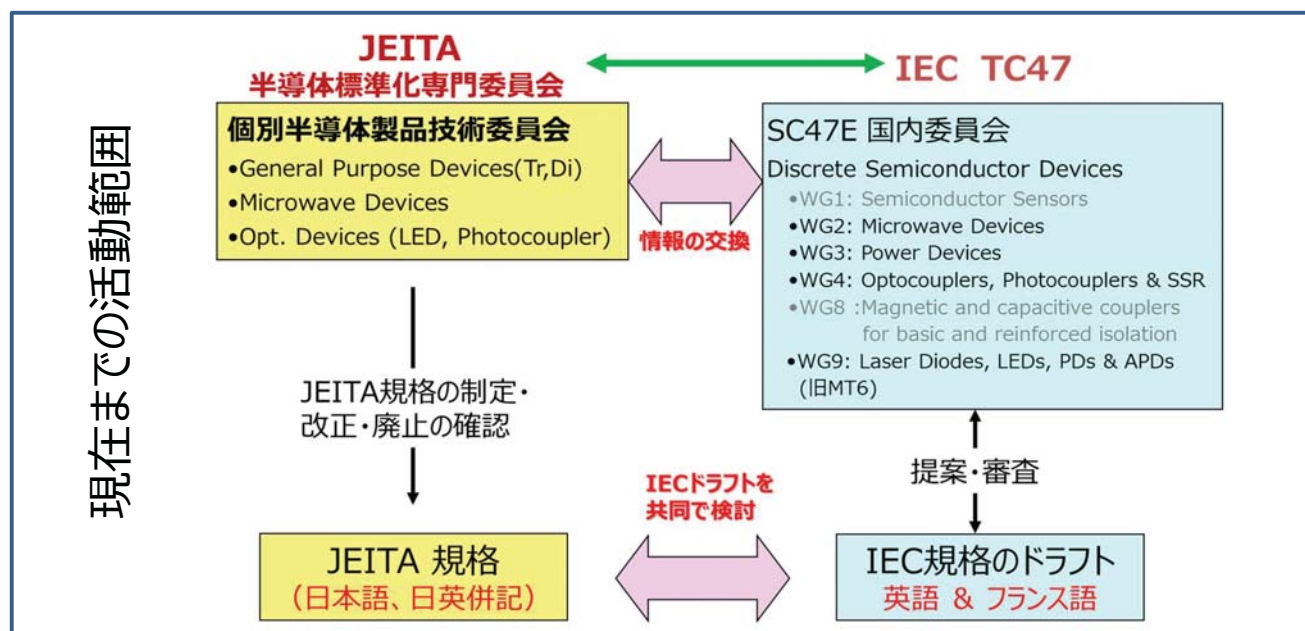
CD:Committee Draft  
 CC:Compilation of Comments on CD  
 CDV:Committee Draft for Vote  
 FDIS:Final Draft International Standard  
 IS:International Standard

## ★規格類の啓蒙活動(20年度より施行に向け検討開始)

- ・新しい規格や追加された内容など、規格購入の前に制定目的など紹介（セミナー開催予定）

## ●標準化事業に係わる関連委員会との活動

- ・パワー半導体パッケージPG
  - 熱設計関連（EDRの発行ステップ確定、ドラフト案(IGBTモジュール)作成）
  - パッケージ外形関連（製図・幾何公差適用課題の整理、外形図案検討開始）



## 規格の発行後

制定/改定された規格のポイントについて紹介(2020年活動検討)

## 日本発IEC規格の提案～発行

### 次回IEC/SC47E 会議 (各WG及びPlenary会議)

日程：2020年11月17日～19日

場所：フランクフルト (ドイツ) 於VDE



Administrative Circular 47/2598/AC  
2019-10-11

TO ALL NATIONAL COMMITTEES

Dear Sir/Madam,

Next meeting of TC 47 and its Subcommittees 47A, 47D, 47E and 47F to be held in Frankfurt, Germany from 16 to 20 November 2020 (online registration)

Further to our Administrative Circular No. 47/2589/AC of 2019-09-06, we are pleased to announce that the meeting is now open for registration in the IEC Meeting Registration System (MRS). All information related to this meeting is given in MRS.

Details of the IEC MRS are given in the guide available at [https://www.iec.ch/members\\_experts/tools/pdf/MRS-Guide-TC.pdf](https://www.iec.ch/members_experts/tools/pdf/MRS-Guide-TC.pdf).

Would you be so kind as to forward this information to the delegates of your National Committee who will attend this meeting drawing their attention to the deadline for on-line registration and reservation of accommodation by

2020-11-02

Delegates are recommended to use the electronic meeting folders made available on the IEC Web Site not later than 4 weeks prior to the meeting.

Meeting documents prepared during or just prior to the TC/SC meeting, and intended for use only at a meeting of a committee are made available in the "Collaboration Platform" in the sub-workspace "TC/SC Meetings" (<http://collaborate.iec.ch>). See ISO/IEC Directives – Supplement – Procedures specific to IEC, Annex SI, clause SI.3 Meeting documents for further information.

Yours faithfully,

F.W.P. VREESWIJK  
General Secretary & CEO  
Authorized by Pierre Sebellin  
Technical Department Manager

#### DIRECTIONS FRANKFURT

- VDE Association for Electrical, Electronic & Information Technologies
- DKE German Commission for Electrical, Electronic & Information Technologies of DIN and VDE

Stressemannallee 15  
(Visitor's address: Schreyerstraße 4-6)  
60596 Frankfurt  
GERMANY

Phone: +49 69 6308-0  
Fax: +49 69 6308-9865  
service@vde.com  
www.vde.com

#### By public transport

- From central station Hauptbahnhof Frankfurt (station forecourt)

Via tram: Line 16 (direction Offenbach/Stadtgrenze), Linie 17 (direction Neu Isenburg) or Line 21 (direction Stadion), two stations to Stressemannallee/Gartenstraße. On the left-hand side of the stop (Apotheke/pharmacy) you will see the VDE/DKE-Offices Stressemannallee 15. (Visitor's address Schreyerstraße 4-6)

By taxi: approx. 5 min

By foot: approx. 12 min

- From Frankfurt Airport

From the station Regionalbahnhof take train S8/S9 in the direction of Offenbach/Hanau (usually platform 1) for three stops and get off at the central station (Hauptbahnhof).

By taxi: approx. 20 min



# 半導体信頼性 技術委員会 2020年度 活動紹介

JEITA／半導体標準化専門委員会

**JEITA** 半導体標準化専門委員会－半導体信頼性技術委員会

## 2020年度体制

### 半導体信頼性技術委員会 22社 29名

主査：瀬戸屋（東芝） 副主査：中村（沖エンジニアリング）

半導体信頼性サブコミッティ／国プロLSIWG

リーダー：宮川（ルネサス）  
サブリーダー：伊賀（JEITA）

信頼性用語策定TF

リーダー：二川（DETL）

個別半導体（パワー系）信頼性試験規格PG

リーダー：中西（三菱電機）  
サブ：立山（ルネサス）

化合物パワー半導体信頼性技術WG

リーダー：山口（富士電機）  
サブ：柳原（パナソニック）

TC47/WG2 国内委員会

IEC 60749

リーダー：若井（東芝）

WLR/SER PG

TC47/WG5

Wafer level reliability test method

リーダー：松山（ソシオネクスト）

ESD耐量適正化検討PG/管理規格WG

リーダー：若井（東芝）

システムレベルESD 解析WG

リーダー：石塚（マックスウェル）

故障解析技術WG

リーダー：二川（DETL）

**JEITA** 半導体標準化専門委員会－半導体信頼性技術委員会

- ◆ **半導体信頼性サブコミッティ／認定WG**は、区間推定と試験一覧追加した信頼性認定ガイドラインEDR-4708Cを発行、自工会と兆候精査試験方法作成を進めます。また国プロによるミッションプロファイルの国際標準化を推進致します。
- ◆ **信頼性用語TF**では、引き続き信頼性用語の統一を進めます。
- ◆ **個別半導体試験法PG**は、IECへパワーサイクル規格と認定ガイドのCD提出に合わせて、JEITA規格の改定とパワーサイクル試験手法の検証実験を行います。
- ◆ **化合物パワー半導体信頼性技術WG**では、信頼性試験方法のIEC規格フォロー(CD→CDV)とJEDEC JC-70の連携、各規格の整合を進めます。
- ◆ **IEC/TC47国内委員会**では、IEC/TC47国際会議に参画して日本提案信頼性規格国際標準化を進めます。
- ◆ **WLR/SER PG**では、2月に提出したFast BTIのFDIS承認を目指します。また規模換算基準(新規)のIEC基準化を目指し国内意見を集約を進めます。
- ◆ **ESD耐量適正化PG**では、システムLWGで新規ESD耐量(Internal/External)の制定検討、管理WGではCDMS耐量品管理規定のESDA-SP17.1作成継続します。
- ◆ **故障解析技術WG**では、故障解析用語集第二版作成を目指して、用語選定と解説作成を進めます。
- ◆ 9月に米国DenverでJEDECとの**Joint Meeting**開催し、規格の整合を進めます。

**JEITA** 半導体標準化専門委員会—半導体信頼性技術委員会

## 2019年度活動成果(1) 国プロ申請 (JEITAとして初)

国際標準化推進の為、初めて国プロに申請実施(①パワーデバイスのパワーサイクル試験方法、②LSIの認定ガイドラインをまとめて申請実施した)

テーマ名『電子部品の信頼性認定ガイドラインに関する国際標準化』

### 1. 実施すべき事項

#### ①開発する国際標準の概要

本国際標準は、自動車産業を中心としたパワーモジュール市場及びLSI市場の電子部品ユーザが求める「高品質・高信頼性で安心できる製品」を少ない試験コスト、短い試験期間、既存試験データの有効活用で効率的に実現するためのガイド規格の開発を実施する。パワーモジュールは市場の広い一般産業用パワーサイクル試験がめ、規格展開を進める。LSIはこれまで第1版として、考え方の骨子ユーザがより理解され易いように具体的な使用環境からの事例があった為それを明確にし、反映させた標準の改定を実施する。

品質確保の為、パワーデバイス及び自動車用LSIの信頼性認定規格国際標準化を進める。

産業用含  
電子部品  
不明確で

#### ②国際標準原案の開発・提案のために必要な活動

NP提案からIS化をすべく、海外関係者への事前のロビー活動、IEC/TC 47/WG 2会議等への参加と合意を取り付ける。さらに他国の動向調査を実施する。

### 2. 標準化により期待される効果(省エネルギー国際標準開発の場合は省エネルギー効果についても記載)

自動車産業を中心としたパワーモジュール市場及びLSI市場の電子部品ユーザが求める「高品質・高信頼性で安心できる製品」を少ない試験コスト、短い試験期間、既存試験データの有効活用で効率化

最小コストで品質を確保する。

### 3. 事業に要する概算経費(10,000千円)

事業期間:平成31年、32年、33年 3年間

【経費の内訳(単位:千円)】

■人件費:1,000 ■委員会経費(謝金、旅費、通信消耗品):1,400  
■通信費:12 ■その他(具体的に):外注費(調査費)600 ■一般管理費:800 ■消費税:740

各国との整合のため、  
年間:10M¥の支援要請

### 4. 開発した規格の利活用

現在、車載用電子部品の認定規格としてはAEC-Q100(欧米のフォーラムガイドライン)が良く知られているが、AEC-Q100は摩耗故障に注目した過度な強度・寿命を追求する規格になっており、本質的な品質に関する観点が抜けているという課題がある。さらに、車載以外の用途に対してもAEC-Q100に相当する過度な認定試験要求が出てきている。本国際標準は、車載に限らず各種用途のユーザが求める極めて簡便に粗悪品を判別でき、高品質の日本製品も市場競争力を維持できる。一方で健全な市場成長を期待される。

経済産業省のご支援の元、日本発の品質、信頼性規格の標準化をリードしていく。

## 2019年度活動成果(2) 中国にてJEDEC共催でESDフォーラムを開催

EOS/ESD Association, Inc  
Japan Electronics and Information Technology Industries Association  
 **China ESD Forum Workshop**   
**October 21-22, 2019**  
Canmax, 99 Shuangma Street, Suzhou Industrial Park, Jiangsu, Suzhou, China

This annual one-of-a-kind workshop/forum to bring forth the realities of ESD requirements in light of the rapidly advancing semiconductor technologies requiring higher speeds of operations while balanced with much improved worldwide ESD factory control at fabs and assembly areas. It is designed to be a two-day event to bring together key customers and IC quality managers to learn and exchange information about the current issues of ESD requirements, and facilitate all to harmonize towards common goals for product cost savings.

The Forum this year will emphasize the continued development of device and system level ESD co-design. The use of TLP characterization for the development of behavioral models will be explored in greater depth than in previous years. Also, models for specific components such as the TVS device will be discussed. After attending these workshops, the attendee should have a better understanding of the development of both quasi-state and dynamic models that are needed for the system level ESD simulation.

Expert panel discussions provide intensive discussion and analysis that leads to valuable problem-solving exchanges.

**The workshop will address:**

- Design Challenges for IC ESD Protection
- HBM/CDM Testing and their correct standards implementation
- Transmission Line Pulsing set-up and test conditions
- Implementation on SOC levels
- RF, HV, and mixed signal concepts
- ESD Control relating to an EPA and specific measurements to control CDM events
- System Design focusing on parametric stress
- Disconnects between device and system
- Development of TLP models
- System Efficient Design, models and simulation
- System ESD stress related to ports

- ESD design concepts and testing methods
- System-Level ESD protection and SEI on soft fails

*Instructors + Panel:* Harald Gossner, Intel; Nathaniel Peachey, Qorvo, Inc.; David Pommerenke, University of Missouri-Rolla; Bernhard Stein, Joost Willems, Infineon Technologies; Nobuyuki

日本からの出席者：パネラー参加\*

石塚裕康 Synaptics Japan

若井伸之 東芝デバイス&ストレージ

## JEITAからの報告内容

- ・JEITA作成した耐圧基準・CDMS管理基準案
- ・システムレベルESD試験-EDR4709Aで更新した試験内容解説

**JEITA** 半導体標準化専門委員会—半導体信頼性技術委員会

## 2019年度活動成果(3) JAMAと連携して兆候精査ガイドラインを作成

# 兆候精査ガイドライン概要

適用範囲：自動車用半導体デバイスの**従来技術**（半導体ベンダーにて生産実績のある技術）に対する工程変更を対象。新技術・新工法は対象外。適用にあたっては、あらかじめ**半導体ベンダーとユーザー間で協議・合意**の上、この手法を活用。

**兆候精査とは、信頼性試験後の良品解析にて摩耗故障の兆候の有無を確認すること**

## 兆候精査活用の考え方

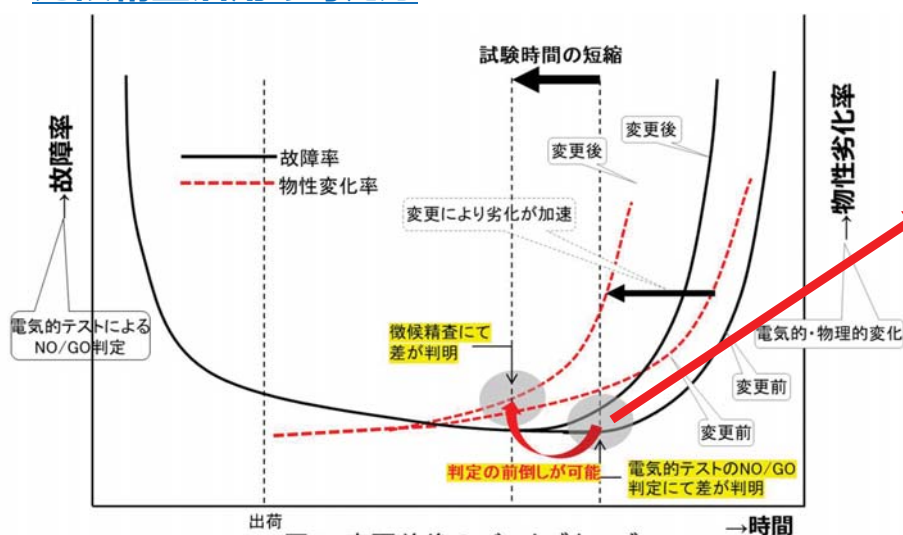


図1 変更前後のバスタブカーブ

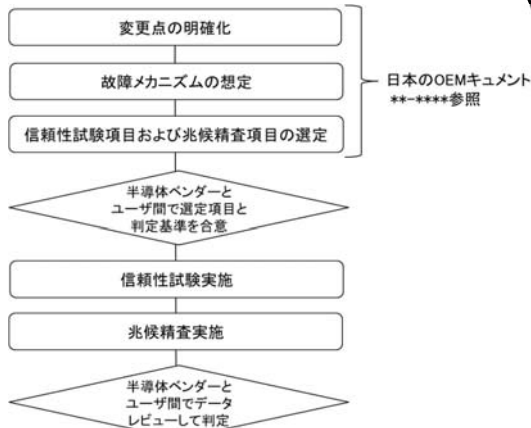
兆候精査にて物性変化率  
を見ることで、電氣的テスト  
結果よりも早い段階で差の  
有無が確認できる

変更前よりも短時間の信頼性試験で判断できる

**JEITA** 半導体標準化専門委員会—半導体信頼性技術委員会

## 兆候精査ガイドライン概要（続き）

### 評価フロー



### 判定

- ✓ 変更前後の兆候精査結果を比較し、電気的特性や物理的な変化に差がないことを合格の基本とする。
- ✓ 但し、差が認められた場合においても、半導体ベンダーとユーザ間で協議・合意の上、信頼性試験を継続し、故障に対するマージンを確認の上、判定することもできる。

### 事例 1

ワイヤボンディングのボール径変更  
変更前1000サイクル実施⇒変更後500サイクルで確認

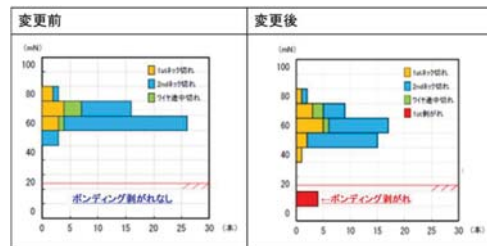
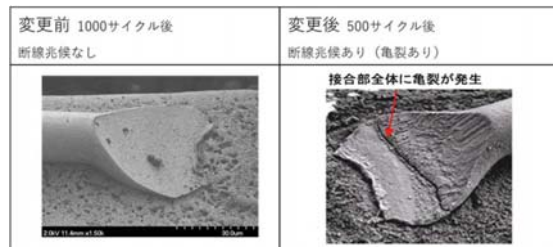


図3 温度サイクル500サイクル後の微候精査結果（ワイヤプル強度）

### 事例 2

Cu合金フレームの添加剤変更  
変更前1000サイクル実施⇒変更後500サイクルで確認



## 2019年度活動成果(4) JEITA規格の普及活動を推進



個別半導体規格解説セミナー  
2018年8月31日@東京



WLR規格解説セミナー  
2018年11月16日@広島



2019年9月 札幌でJEDECとの  
Joint Meeting開催

**JEITA信頼性関連規格の普及を推進**

## 2019年度活動成果(5) 委員会活動(定量値)

信頼性技術委員会

単位:  
人

|    | 信頼性 | サブC | 化合物 | 個別P | WLR | SESD | ESDC | 用語集 | 解析 |     |
|----|-----|-----|-----|-----|-----|------|------|-----|----|-----|
| 1  | 11  | 6   | 7   | 7   | 9   | 11   | 12   | 10  | 9  |     |
| 2  | 14  | 11  | 10  | 11  | 8   | 14   | 14   | 9   | 9  |     |
| 3  | 11  | 12  | 6   | 9   | 7   | 9    |      | 7   | 10 |     |
| 4  | 11  | 12  | 9   | 9   | 3   | 12   |      | 9   |    |     |
| 5  | 12  | 6   | 5   | 8   | 9   |      |      | 11  |    |     |
| 6  |     | 9   | 11  | 6   | 7   |      |      | 11  |    |     |
| 7  |     |     |     | 5   |     |      |      | 11  |    |     |
| 8  |     |     |     | 11  |     |      |      |     |    |     |
| 9  |     |     |     | 11  |     |      |      |     |    | 合計  |
| 合計 | 59  | 56  | 48  | 77  | 43  | 46   | 26   | 68  | 28 | 451 |

### <規格作成>

・EDR-4709A 「システムレベルESDに対応した半導体のESD試験方法検討とシステムへの半導体部品実装方法,取り扱いガイドライン」(改訂)2019年11月  
 ※故障解析用語集は、セミナー中止もあり、まだ発行していない。(2020年度上期発行予定)

国プロ

単位:人

| 委員会 | LSI-WG | パワーWG |     |
|-----|--------|-------|-----|
| 6   | 5      | 8     |     |
| 7   | 7      | 11    |     |
| 10  | 8      | 9     |     |
| 6   | 5      | 10    |     |
| 10  |        |       | 合計  |
| 39  | 25     | 38    | 102 |

### 規格解説セミナー参加者

| 日時    | 場所  | 内容   | 参加者 |
|-------|-----|------|-----|
| 5/24  | 名古屋 | 故障メカ | 30  |
| 11/18 | 東京  | ESD  | 41  |
| 11/19 | 東京  | 故障メカ | 42  |
| 1/31  | 大阪  | 認定 G | 52  |

165

# 半導体パッケージング 技術委員会 2020年度 活動紹介

JEITA／半導体標準化専門委員会

**JEITA** 半導体標準化専門委員会－半導体パッケージング技術委員会

## 2019年度～2020年度体制

- 外観基準の標準化を図る外観基準プロジェクトグループ発足
- PKG基板内のWeak-MicroVia評価を確立すべく、**2020年度にPKG基板評価PG発足予定**

会員企業：23社、特別会員：7社

オブザーバ：Semi Japan Package標準化代表、電気機能材料工業会 等

主査：吉田 浩芳（パナソニック）

副主査：以下のSC/PG主査が兼任

半導体共通規格サブコミティ

Subcommittee on General Rules and Common

主査 吉田 浩芳（パナソニック） **2020年度中止**

熱設計技術サブコミティ

Subcommittee on Thermal Technology and Design

主査 西 剛伺（足利大学） 継続

半導体包装サブコミティ

Subcommittee on Packing for Semiconductor Devices

主査 檜岡 浩喜（パナソニック） 継続

外観基準プロジェクトグループ(2019年度発足)

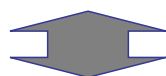
Project Group on Visual Inspection standards

主査(暫定) 吉田 浩芳（パナソニック）新規

(個別委共催)パワー半導体パッケージプロジェクトグループ

Project Group on Power Semiconductor Package

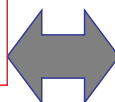
主査 新井 規由（三菱） 継続



(個別委共催)LED硫化試験国際標準化PG 主査 吉田（パナソニック） 継続

■IEC / SC47D国内委員会（半導体パッケージ）

委員長： 宮下 秀仁（富士電機）



■IEC / SC47D国際委員会

議長 Stephan Tisdale（米国）

幹事 吉田 浩芳（パナソニック）

■IEC / TC40 WG36（部品包装連携）

■IEC TC91（実装技術連携）

■TC111（環境連携）

**JEITA** 半導体標準化専門委員会－半導体パッケージング技術委員会

## 2020年度活動計画

### 1. 2020年度の方針(継続)

IoT等の新たな展開を先取りして、国内他機関と連携し、より付加価値の高い、幅広い領域での標準化技術活動を推進し、アジアにおける日本のリーダーシップ強化を図るとともに、会員企業の収益向上につながる有用な標準と技術情報を提供する

### 2. 標準規格の制定

- ・**パワー半導体パッケージPG**: パワーパッケージ外形審議、外形図作成ガイド、熱設計技術検討他
- ・**半導体包装SC**: IEC既存規格のメンテナンス(エンボステープ、スティックマガジン、トレイ)
- ・**熱設計技術SC**: 狭ピッチ半導体パッケージ対応熱特性評価基板、過渡対応半導体パッケージ熱回路網モデル、高精度を担保した半導体パッケージの簡易熱モデル
- ・**外観基準PG**: BGA/LGA外観基準、[車載用]QFP外観基準

### 3. 将来技術課題に関する情報共有化・審議

- ・IoT(トリリオンノード等)に関する情報共有化とIoT時代を担うパッケージの検討
- ・低消費電力社会(スマートシティ等)を担うパワー半導体パッケージと熱設計技術の検討

### 4. 国際活動

- ・IEC活動: SC47Dを中心に、他の国内委員会と連携し、市場優位性確保の為の標準化を推進

### 5. 教育活動

- ・半導体パッケージング技術セミナー開催(2021/2/末)

**JEITA** 半導体標準化専門委員会－半導体パッケージング技術委員会

## 2020年度重点取り組み【規格化】

### 1. 規格・ガイドライン制定

- ・ハロゲンフリー樹脂規格 2020年12月発行目標

### 2. 技術審議

- ・**【D<sup>2</sup>ELPHI**】 ケース温度対応D<sup>2</sup>ELPHIの規格化に関し、Go/ Stop判断。
- ・**【JTAM**】 他半導体パッケージモデル(QFP or BGA or TO220)の検討を開始し、必要事項を定義。
- ・**【熱版LPBフォーマット**】 TO252のJTAMモデル情報をLPBフォーマットで記述し、その情報を基に熱解析を実施。LPBフォーマットへの記載内容と、熱解析事例に関する規格文書の作成開始。
- ・**【熱伝導率の正確な測定法**】 封止樹脂、放熱シートが含まれるサンプルを設計/試作し、実測および解析を実施。解析において高精度となる熱伝導率測定方法を選定。(例: サイズΦ30x2mm, 定常法)
- ・**【熱応答測定から導出した半導体パッケージの熱モデル**】 T3Ster測定結果から導出した熱モデルに関し、テーマアップするか否か判断。
- ・**【QFN/車載QFP外観基準**】 BGA以外の外観基準検討開始。車載品は需要多し。
- ・**【ハロゲンフリー樹脂規格**】 TC111/IEC62474DBへの登録をめざし、JEITA規格化(TC111と連携)

### 3. 国際標準化活動

- ・半導体パッケージ熱特性ガイドライン(TR)、熱評価基板およびD<sup>2</sup>ELPHI案件(NP) **(11月独)**
- ・JEDECとの熱規格ハーモナイズ、アジアの仲間づくり **(国プロ)**

### 4. セミナーと情報共有化

- ・普段の委員会において、会員企業の利益になる情報の共有化(3D/CAD(委)とのコラボなど)
- ・**セミナー開催**にて、会員の特定テーマにおける知識の深化

**JEITA** 半導体標準化専門委員会－半導体パッケージング技術委員会

## 「機器の小型・省エネ化に向けたモデルベース設計・開発と熱設計・熱シミュレーション」

日時：2020年2月26日（水）13：00～17：00（受付開始12：30～）

場所：（一社）電子情報技術産業協会 401-403 会議室

|                     |                                        |                                                                |
|---------------------|----------------------------------------|----------------------------------------------------------------|
| 13：00<br>～<br>13：05 | 開会のあいさつ                                | JEITA/半導体パッケージング技術委員会 主査<br>パナソニックセミコンダクターソリューションズ株式会社 吉田 浩芳 氏 |
| 13：05<br>～<br>13：20 | セミナー概要説明                               | JEITA/熱設計技術サブコミティ 主査<br>足利大学工学部 創生工学科電気電子分野 准教授 西 剛伺 氏         |
| 13：20<br>～<br>13：55 | メカニクスとエレクトロニクスの融合製品の<br>CAEを用いた熱評価     | 株式会社ケーヒン栃木開発センター<br>開発本部電動技術統括部 PCU 開発部 第一課 有本 志峰 氏            |
| 13：55<br>～<br>14：40 | フロントローディングを推進するモデルベース開発                | 株式会社モーデック<br>AES 事業部 コンサルティング・グループ シニアコンサルタント 瀬谷 修 氏           |
| 15：00<br>～<br>15：40 | 直接水冷タイプ DOWA 新構造基板の<br>放熱性最適化のためのCFD解析 | DOWA パワーデバイス株式会社<br>開発部 山本 晃生 氏                                |
| 15：40<br>～<br>16：20 | シリコン放熱材料を使いこなす技術                       | 信越化学工業株式会社<br>シリコン電子材料技術研究所 第二部開発室 森村 俊晴 氏                     |
| 16：20<br>～<br>17：00 | JEITA 熱設計技術サブコミティの取り組み                 | JEITA/半導体パッケージング技術委員会<br>熱設計技術サブコミティ 各委員                       |
| 17：00<br>～<br>17：05 | 閉会のあいさつ                                | JEITA/熱設計技術サブコミティ 主査<br>足利大学工学部 創生工学科電気電子分野 准教授 西 剛伺 氏         |
| 17：10<br>～          | 交流会                                    |                                                                |

JEITA 半導体標準化専門委員会－半導体パッケージング技術委員会

## 2019年度活動/2020年度継続 熱設計技術国際標準化【国プロ】

## 電子機器の放熱設計を最適化するモデルの検討などの熱設計技術に関する国際標準化

## 1. 実施すべき事項

## ①開発する国際標準/JISの概要/標準化調査研究の実施項目

先端の放熱設計技術に関する国際標準について、JEDECなどとの機関と協力し、IEC国際規格提案すると共に同分野の日本のリーダーシップを確立

## ②国際標準原案の開発・提案/JIS原案の開発/調査研究の実施のために必要な活動

- ・熱設計を目的とする海外規格(JEDEC, SEMI等)の調査と、既存規格との整合性・互換性を担保するための技術的検討・渡航による直接交渉
- ・半導体構成部材の熱物性測定、各種寸法形状などの三次元データ、熱伝導率などの正確な測定値とこれらをもとに熱抵抗測定した実験データ収集
- ・低消費電力を実現するための、半導体パッケージ熱シミュレーションモデルの最適化手法検討とその妥当性検証

## ③開発する国際標準の普及促進に係る取組(該当する場合)

- ・規格化の内容も含めた熱設計技術セミナーを世界中で開催し、開発した国際標準の普及促進を行うと共に、交渉して、シェアの高い、モデル化・シミュレーションソフトウェアに採用してもらうことにより、ユーザーに実際に使用してもらいながら自然とこれらの国際標準を使わざるを得なくする



図1 - セミナー風景

## 2. 標準化により期待される効果(省エネルギー国際標準開発の場合は省エネルギー効果についても記載)

現在の全世界の消費電力総量は、約22,000TWhであり、日本においては、約5%の1,100TWhを消費するが、本テーマの最適化放熱設計では、全電気製品の5%消費電力削減を目指しており、世界中の電気製品に適用できた場合には、日本の総消費電力量相当の1,100TWh(原油換算264GKL [1kWh=0.24Lとした場合]の消費電力削減効果が見込まれる。これは全世界消費電力量の年間増加分で2年分の増加量に匹敵する。



## 3. 事業に要する概算経費

事業期間：平成31年度～平成33年度

平成31年度： 5,160千円

平成32年度： 5,160千円

平成33年度： 4,680千円

## 4. 開発した規格の利活用

開発した規格のうち、ベーシックな考え方や測定に関する規格はそのまま各企業が活用することが期待され、モデルやデータ交換用中間言語と言った規格は、そのままでも使用可能ではあるが、モデリング/シミュレーションシステムに実装されることでより効果的に活用される。(右の図3は実際の最適化設計事例)

熱設計技術SCが中心となり、セミナー開催などの普及活動を行うと共に、メンバー企業が自社のシステムやWebを通じて広報活動を行うことにより、より効果的に普及すると考える。今回は、3年目にその普及活動も本テーマのアウトプットの一部として挙げ、テーマ従事者全体で活用を促進する。

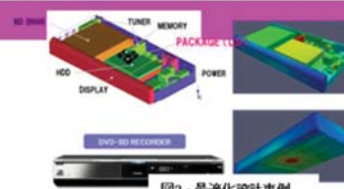


図3 - 最適化設計事例

JEITA 半導体標準化専門委員会－半導体パッケージング技術委員会

## 1. NEASフォーラム(高松) 2019/7/16~18

- ・ 出席者総勢120名超(日本59名、韓国29名、中国30名)日中韓のエキスパートが主に出席。標準化機関などの会合(CJKサイト)もあり。ISOが主。
- ・ SC47Dの新規提案を発表、エキスパート募集成功



## 2. APCFセミナー(マレーシア) 2019/12/12

- ・ 出席者総勢36名(インドネシア3名、日本9名、マレーシア16名、シンガポール2名、タイ3名、ベトナム3名)
- ・ 主として標準化機関からの出席。一部の国からは、半導体の関係者も出席。(シンガポール、ベトナム)
- ・ SC47D、SC47E、TC91、TC77等の活動・規格案 紹介



- FtoFで他国の理解を得られる。
- 規格案の様々な不備がいろんな立場 から検証できた。

2019年度活動開始 パッケージ外観基準【JEITA規格化】

## パッケージ外観基準TF

## 1. 活動概要

**組織名称:パッケージ外観基準タスクフォース(TF)**

目的: ・半導体ベンダーとOSAT間でやりとりするパッケージの外観基準について、標準化することを目指す  
・標準化する上で必要なJEDECやSEMI等の規格の情報共有も行う

目標成果：1) BGA・FBGA 規格化  
2) 用語統一  
3) QFP/SOP/QFN 規格化

会議日程： 第1回 2019年11月 7日(木) 10:00～12:00  
第2回 2020年 1月 9日(木) 10:00～12:00  
第3回 2020年 3月 4日(水) 10:00～17:00 (コロナ禍で中止)

**会議場所:** JEITA会議室(東京大手町)

| 検査項目                     | 標本 | 判定基準                                                                                                                              |
|--------------------------|----|-----------------------------------------------------------------------------------------------------------------------------------|
| 2-1<br>線画としめい・流れ<br>異物検査 |    | 線平盤の $0.2 \pm 0.1 \text{ mm}$ 以上のものは不良<br><br>取れれば不良とする                                                                           |
| 2-2<br>線平盤の位             |    | 線平盤の $0.2 \pm 0.1 \text{ mm}$ 以上有付着面しているものは不良<br><br>位付着物と硬質塗着の異物の磨削を要する                                                          |
| 2-5<br>コーナークラック          |    | 角リナー・線平盤<br>角リナー・しめい<br>角リナー・0.02mm幅迄<br>線平盤・0.01mm幅迄<br>0.02mm幅・0.01mm幅迄<br>欠き欠損している箇所は不良<br>の場合<br>コーナークラックが取れれば<br>スリットの磨削に要する |
| 2-6<br>バックウエッジけ          |    | ・表面で破片磨削面が<br>脱落ものは不良<br><br>凹バリ磨削で改善とする                                                                                          |
| 2-7<br>ボイド・ピンホール         |    | 凹バリ・磨削の成りしたもの<br>・はきこ<br>・破断の凹バリはスポンジ<br>により改善したもの                                                                                |
| 2-8<br>エッジ・ウタ・ピンバリ       |    | 角バリ・磨削の成りしたもの<br>・はきこ<br>・破断の凹バリはスポンジ<br>により改善したもの<br>・エッジの欠損は、エッジ研<br>磨の $0.1 \pm 0.05 \text{ mm}$ 以内の<br>欠損は不良とする               |
| 2-9<br>バックウエッジけ          |    | ・突出しているものは不良<br><br>・突出しは磨削で改善とする                                                                                                 |
| 2-10<br>エッジ・ウタ・ピンバリ      |    | ・エッジ・ウタ・ピンバリの磨削<br>不良品工程の磨削より<br>良いものは不良<br>【検査 基準 $0.2 \pm 0.05 \text{ mm}$ 】                                                    |

- TC91春日さん・阪大菅沼先生からのお願いにより検討  
「CPU/GPUのWeak-MicroVia問題とJEITAにおける検討願い」  
→ パッケージング技術委員会で委員募集

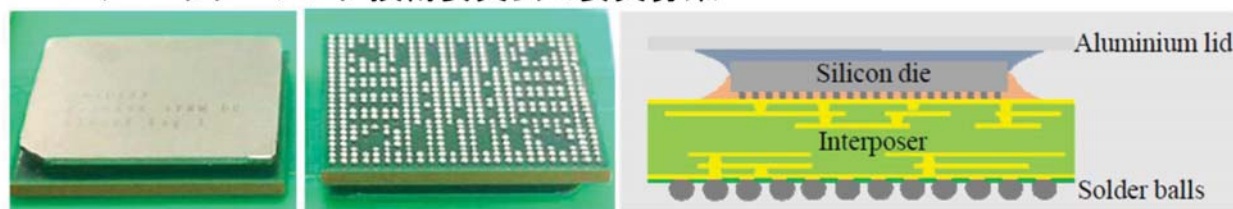


図1 BGA 表面・裏面とインターポーザ断面構造

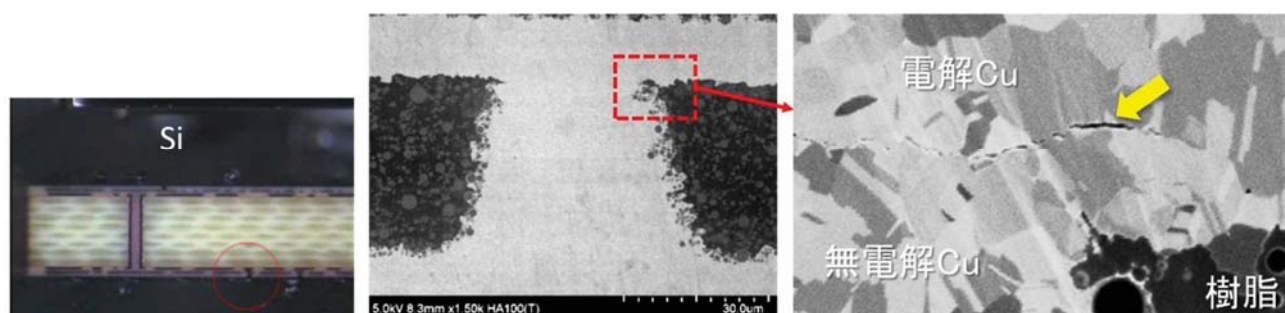


図2 インターポーザ断面と MicroVia 欠陥例

※ 実際には、電解めっきと無電解めっきとの界面物理現象の解明と評価法確立をめざす

# 半導体&システム設計 技術委員会 2020年度 活動紹介

JEITA／半導体標準化専門委員会

**JEITA** 半導体標準化専門委員会－半導体&システム設計技術委員会

## 活動方針

### ◆ 3つの理念

- ・ 新しい製品を生み出す土壌となる
- ・ LPB協調設計環境を創る
- ・ サプライチェーンを構成する

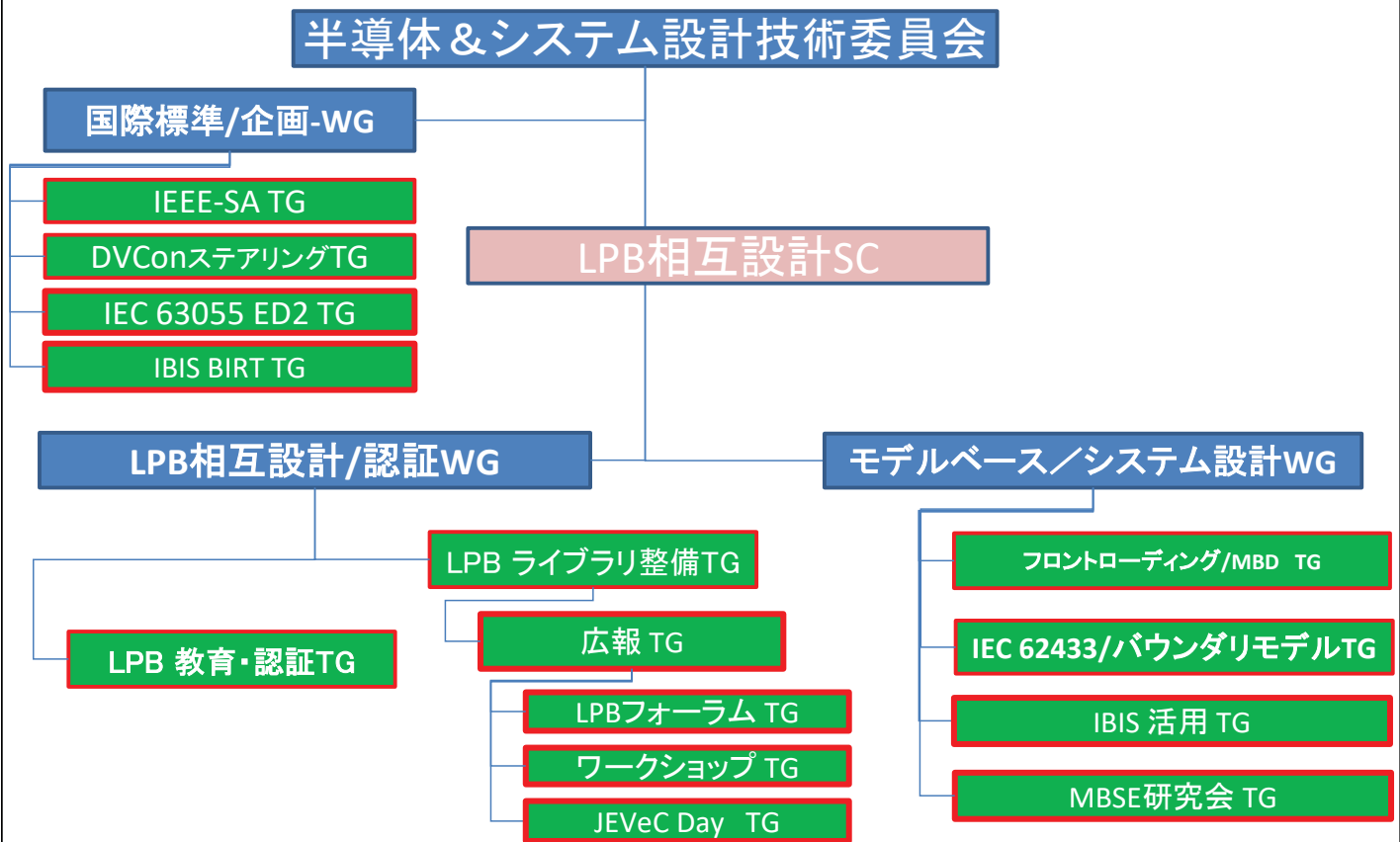
### ◆ 業界における役割

1. 設計技術総合カンファレンスの役割。
2. 電子設計業界のインフラ整備役割を担う。
3. 国際標準化活動(非競争領域)による優位性向上。

### ◆ 成果物重視の活動

1. Task Gr.単位の活動：1年単位でレポートアウト、公開
2. 世界標準：欧米設計標準化団体との連携
3. 標準の普及活動：展示・発表、メルマガ、フォーラム、合宿

**JEITA** 半導体標準化専門委員会－半導体&システム設計技術委員会



## 主な活動と成果

- システム・電子機器全体の設計環境の整備
  - LPBフォーマット部品ライブラリ整備拡大
  - LPB教育講座開設
  - LPB国際標準化 IEC 63055 ED2の提案と出版
- 電子機器開発方法のイノベーション
  - MBD手法・ICモデル定義による開発フロントローディング化
  - モデルベースシステムエンジニアリング(MBSE)研究会
- 世界の設計標準団体との連携強化: 世界技術の動向把握と技術吸収・国内展開
  - Accellera, SystemC Europe, IBIS Open Forum、Si2との連携強化。
  - IEEE-SAとIEC TC91WG13での標準化活動

# 日本発の設計標準策定：連携を生み出すエコシステム構築

設計資産をいつでもどこでも誰でもすぐに使える準備と流通

個々設計

競争領域

設計資産(ノウハウ・データ)ライブラリ化=再利用/改変/新規・再構築

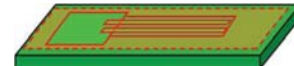
準共通領域  
モデル要件の標準化

LSI

パッケージ

受動部品

ボード



設計  
コンテンツ  
モデル

設計  
コンテンツ  
モデル

設計  
コンテンツ  
モデル

設計  
コンテンツ  
モデル

協調設計用  
情報

協調設計用  
情報

協調設計用  
情報

協調設計用  
情報

共通領域  
IEC63055/IEEE2401

JEITA会長賞受賞：2016年

日本の強み：

すり合わせ設計力 垂直統合がベース

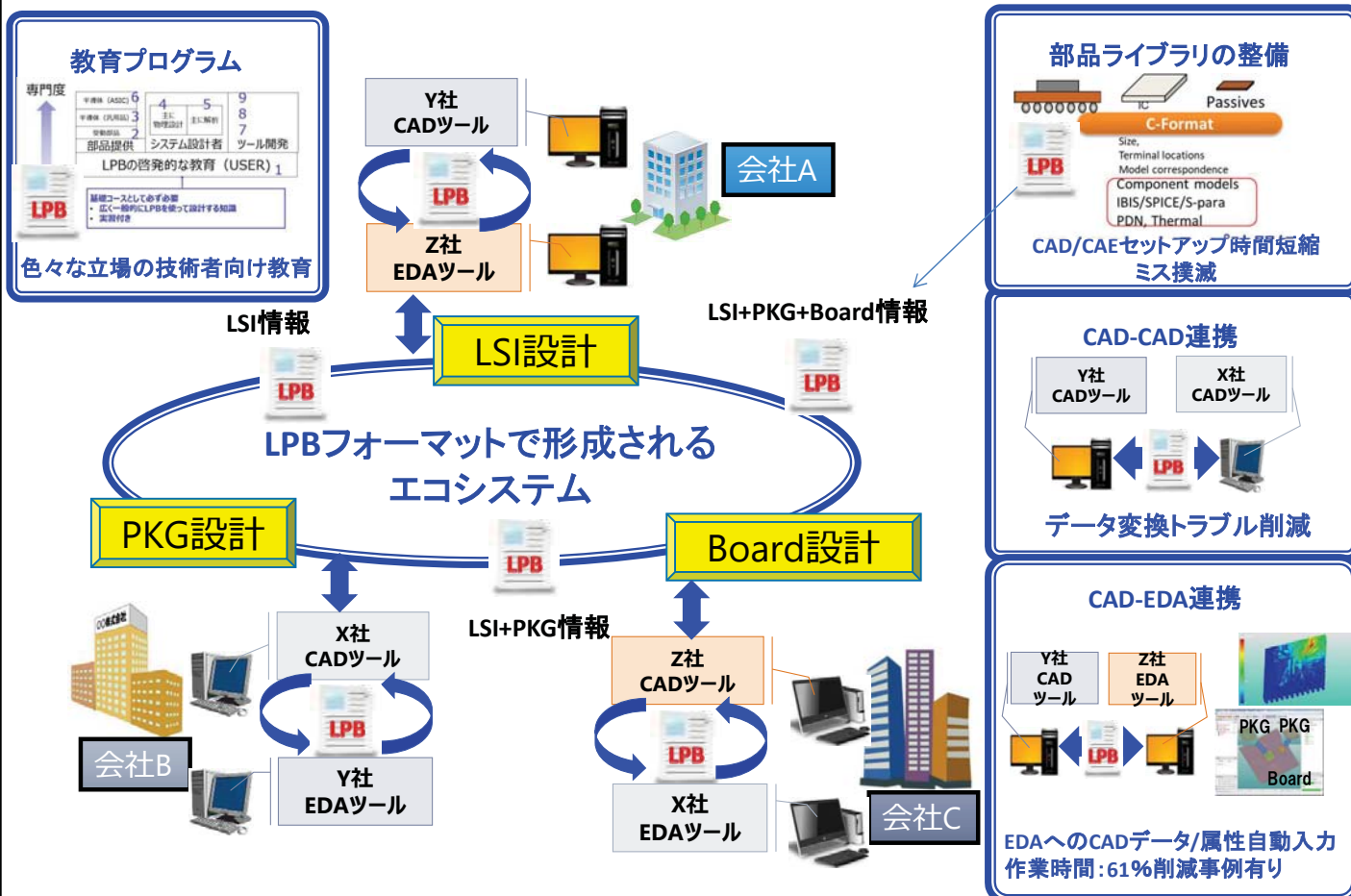
グローバル化(水平分業)で困難

標準化によるエコシステム構築で再強化 & 事業変化に柔軟に対応



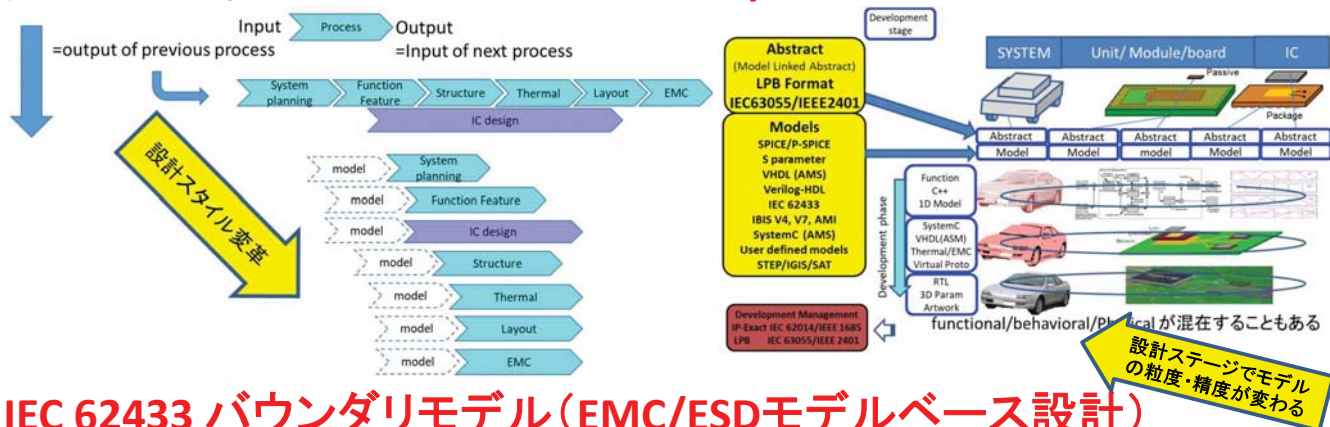
**JEITA** 半導体標準化専門委員会－半導体&システム設計技術委員会

## LPBフォーマットによる設計流通(エコシステム)【LPB相互設計/認証WG】

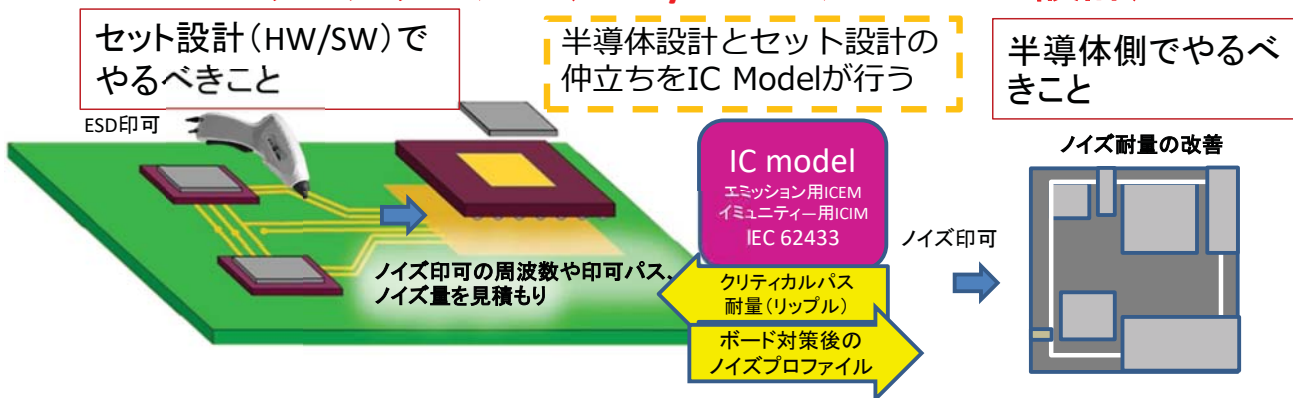


**JEITA** 半導体標準化専門委員会－半導体&システム設計技術委員会

## 設計フロー変革 フロントローディング/MBD

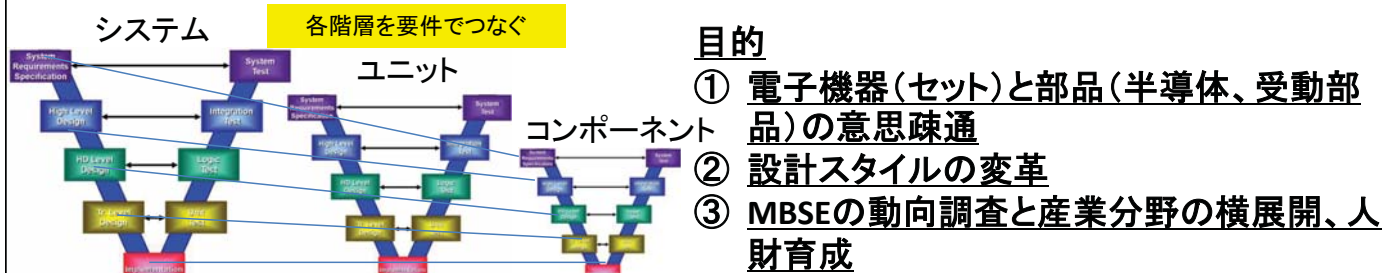


## IEC 62433 バウンダリモデル(EMC/ESDモデルベース設計)

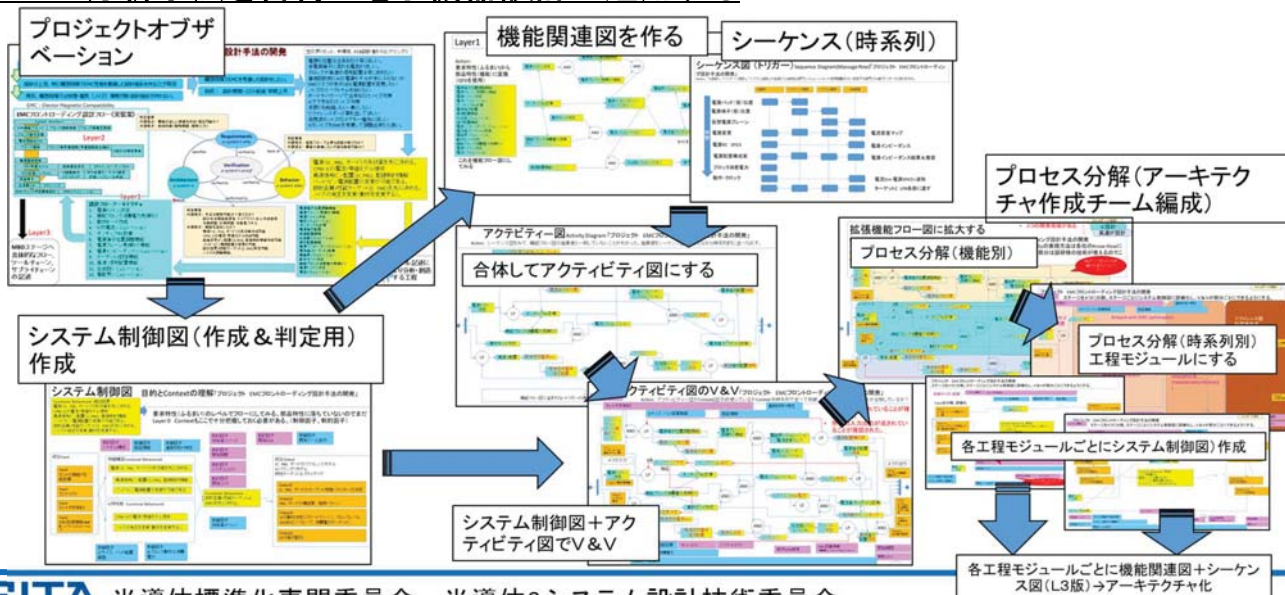


## 新設: 設計イノベーションを起こす【モデルベース/システム設計技術WG MBSE研究会】

### 2020年度新設: モデルベースシステムズエンジニアリング(MBSE)研究会

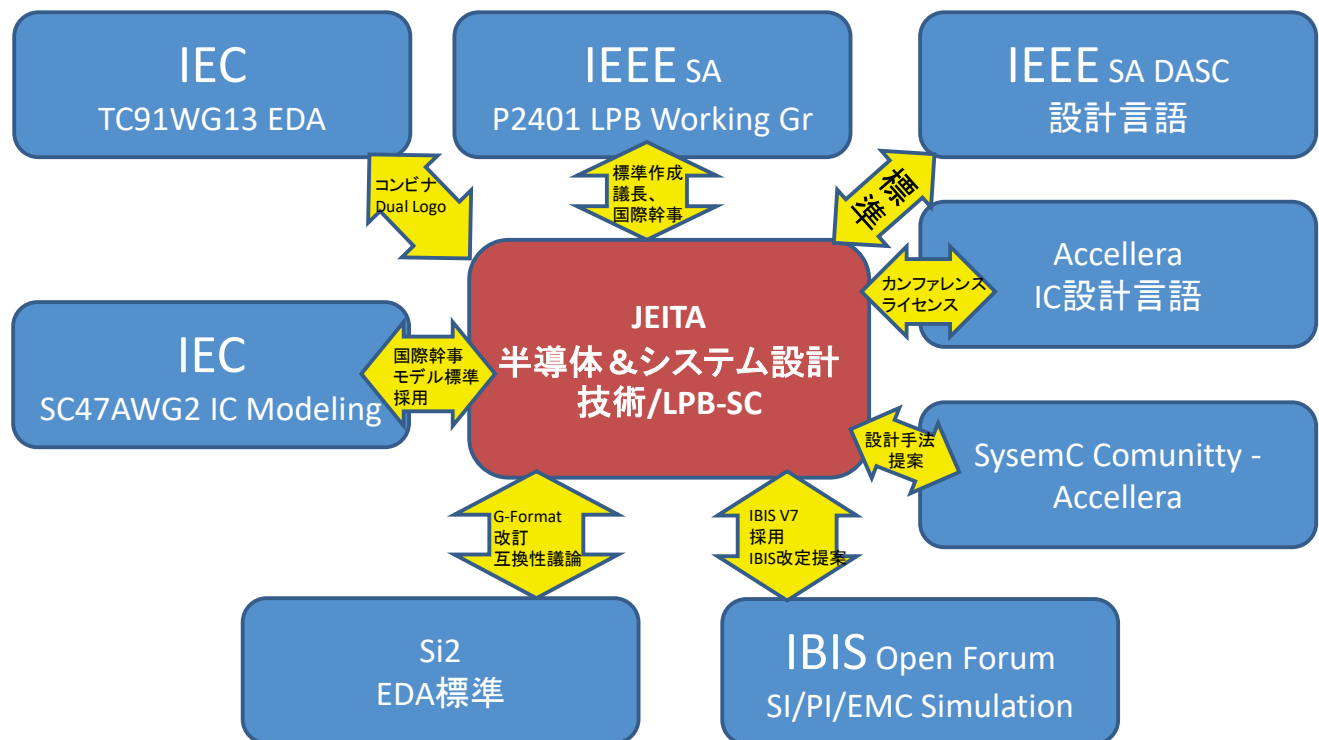


### MBSE分析手法を習得し電子機器設計に適用する



## 世界の設計標準化団体の『窓口』

### ◆世界標準の作成と採用、国内展開・普及の役割



**JEITA** 半導体標準化専門委員会－半導体&システム設計技術委員会

### 年間活動、定期セミナー

- 9月 LPBデベロッパーズワークショップ；設計環境討論、ツール試用等 2日コース (2020年度はWeb開催)
- 11月 IBIS Summit 発表
- 12月 JEVeC Day 展示；
- 3月 LPBフォーラム；協調設計事例集レビュー
- 2020年末 電子機器設計国際標準: IEC 63055 ED2/IEEE 2401-2019(LPBフォーマット)の承認・発行
- 計画中 モデルベース・システム設計技術フォーラム
- 計画中 設計カンファレンス(DVCon Japan)設立



# JEITA

一般社団法人 電子情報技術産業協会  
Japan Electronics and Information Technology Industries Association

<http://www.jeita.or.jp/>