

技術レポート [JEITA EDR-7101]

電子デバイスモデル仕様書標準化の必要性調査報告 概要紹介

2023/3/3

半導体システムソリューション技術委員会

デバイスモデルDX推進SC 要件WG

株式会社 ミツバ 増山

目次

1. 背景
2. 目的
3. 調査
 - 1) 実証題材
 - 2) プロセス
 - 3) 実証内容
4. まとめ
5. 今後

1. 背景

近年、半導体を用いるシステムの複雑化、高信頼性化や開発コスト削減、開発期間短縮のため、シミュレーション技術を活用する仮想設計の実用化が推進されている。仮想設計では目的に応じたシミュレーションモデルが必要である。

自動車産業CASEに必要なデバイス



JEITA資料 引用

引用先：Microsoft Word - [JEITA] Press Release 2018_181218 注目分野に関する動向調査.doc

開発の変化

■ システムの複雑化

- 製品機能が独立・簡素 → 製品機能の複雑化
- デバイス使用方法/環境が簡素 → デバイス使用方法/環境の複雑化

関連するシステムとの相互情報伝達が不可欠

■ 高信頼性化

- 検証項目:少、 → 多機能化で検証項目:多、
- ヌケ・モレ:少 → ヌケ・モレも出やすい
- 検証内容が簡素 → マルチフィジックス検証が必要

人海戦術では限界 ⇒ モデルでの検証が必須

■ 開発コスト削減、開発期間短縮

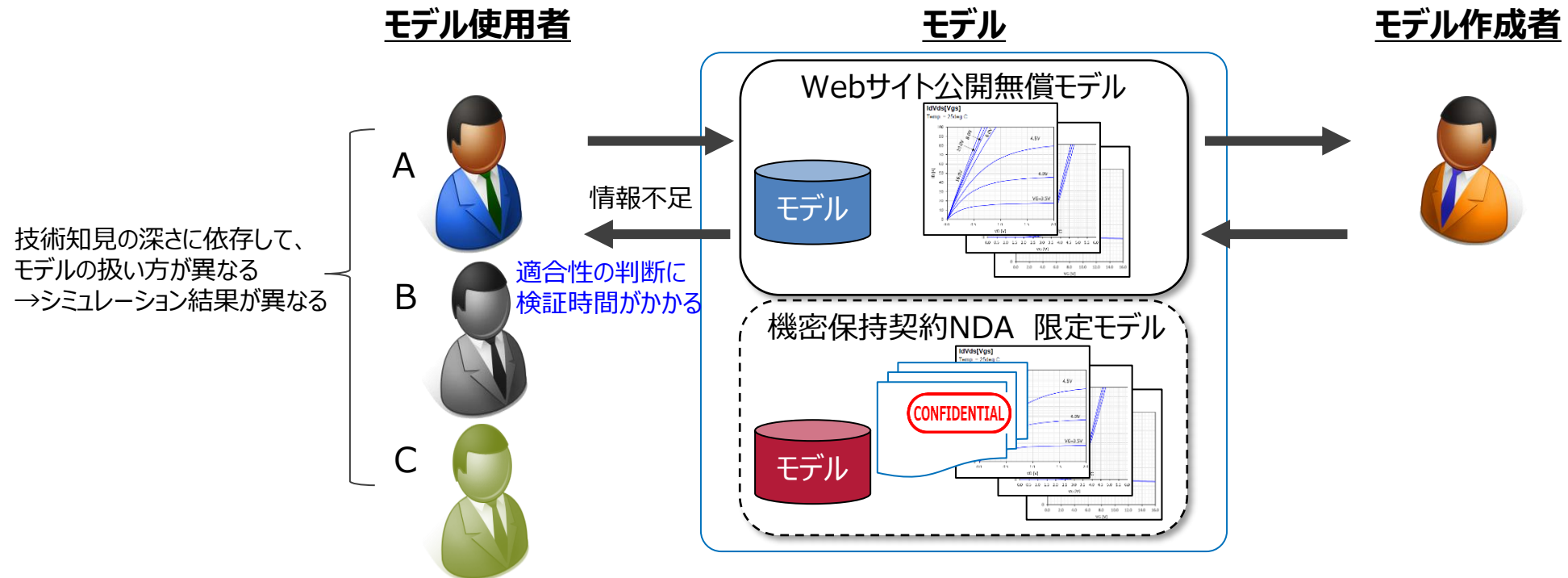
- 開発プロセス：ウォータフォール型 → アジャイル型
- OEM～部品メーカーまでピラミッド型 → IT・サービス産業の参入、モジュール化連携と分業

データやモデルでのやり取りが増加⇒デジタル化

1. 背景

現在、半導体・電子部品ベンダが提供するモデルは、モデル使用者が使用適否を判断するための情報が不足している場合がある。このためモデル使用者は自身のシミュレーション対象においてモデルの使用目的への適合性を判断できず、検証作業に時間がかかる状況が発生している。

また、情報不足はモデル使用者のモデルに対する技術知見の深さに依存して、モデルの扱い方に相違が生じてしまい、シミュレーション結果に齟齬が発生するという問題もある。



2. 目的

仮想設計に必要となる“モデルの円滑な提供”と“使用目的への適合性を判断できる情報提供”のため、要件が記載されたモデル仕様書の活用が有用であると考えられる。そのモデル仕様書の必要性を調査するために、モデル仕様書に定義すべき具体的な項目を調査し、それらの実証実験を実施する。

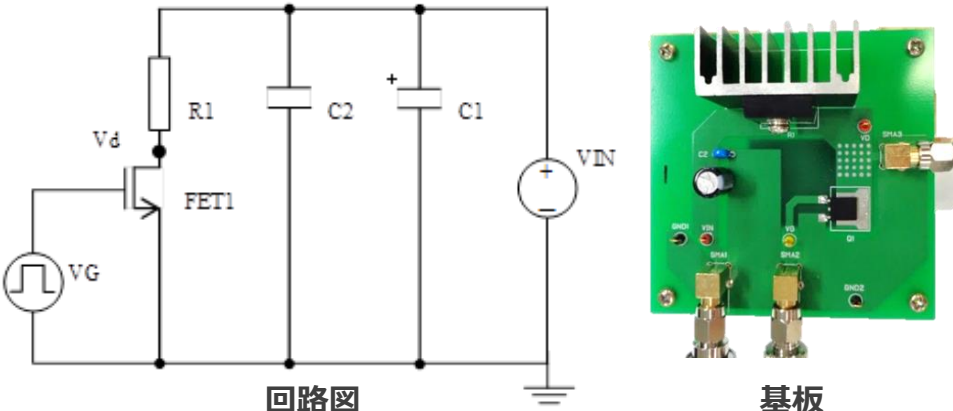
今回は、その内容をまとめている技術レポートの概要をご紹介します。



電子デバイスモデル仕様の標準化の必要性が広く認知され、円滑な流通を実現したい。

3. 調査 1) 実証題材

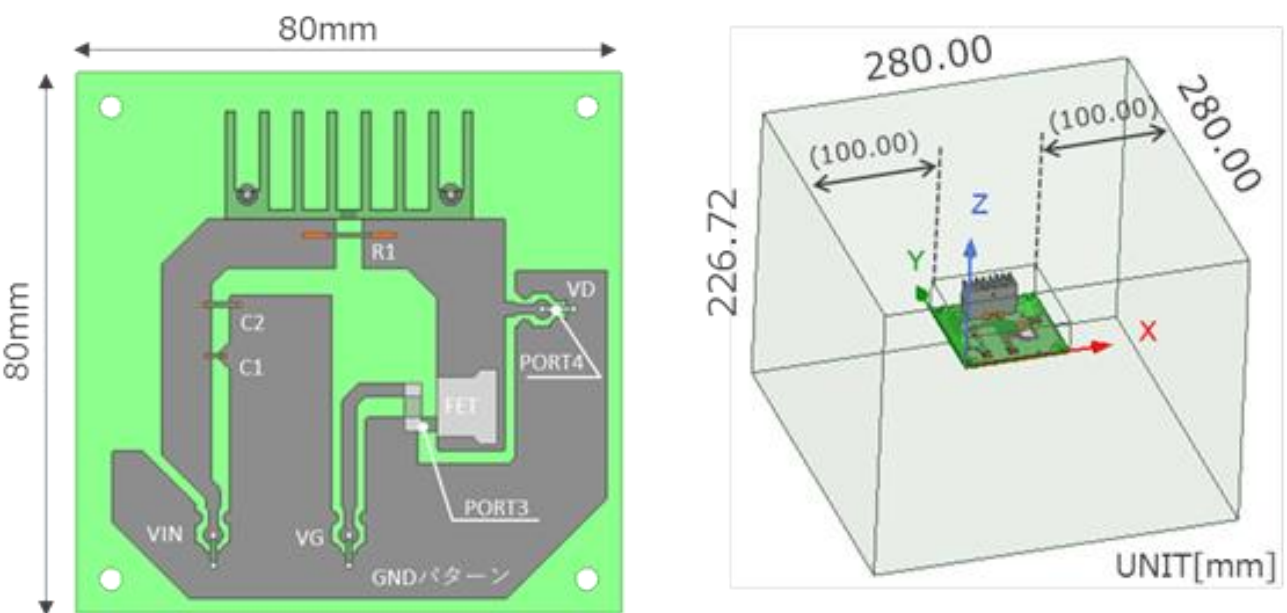
■ 題材 MOSFETスイッチング回路での回路シミュレーションと電磁界シミュレーション
スイッチングデバイスから生じるラジオノイズの影響を検証するため、MOSFETを用いた回路基板を使用。



The image shows a circuit diagram on the left and a photograph of the physical green PCB on the right. The circuit diagram includes a pulse generator VG connected to the gate of an FET1. The drain of FET1 is connected to a load resistor R1, which is in series with a capacitor C2. A DC source VIN is connected to the drain through a capacitor C1. The gate is also connected to a DC source Vd. The PCB photo shows the physical layout of these components.

回路図 **基板**

FET1	MOSFET デバイスモデル (SPICE 等価回路)
R1	負荷抵抗モデル (SPICE 等価回路 or S-Parameter 形式)
C1	電源安定化セラミックコンデンサモデル (SPICE 等価回路 or S-Parameter 形式)
C2	リンギング抑制化アルミ電解コンデンサ (SPICE 等価回路 or S-Parameter 形式)
VIN	DC 電源 (10V)
VG	ゲート電圧波形入力 (周波数=500Hz, Duty=0.1%, 振幅=0-10V, Tr/Tf=15ns/15ns)
Vd	電圧波形観測点



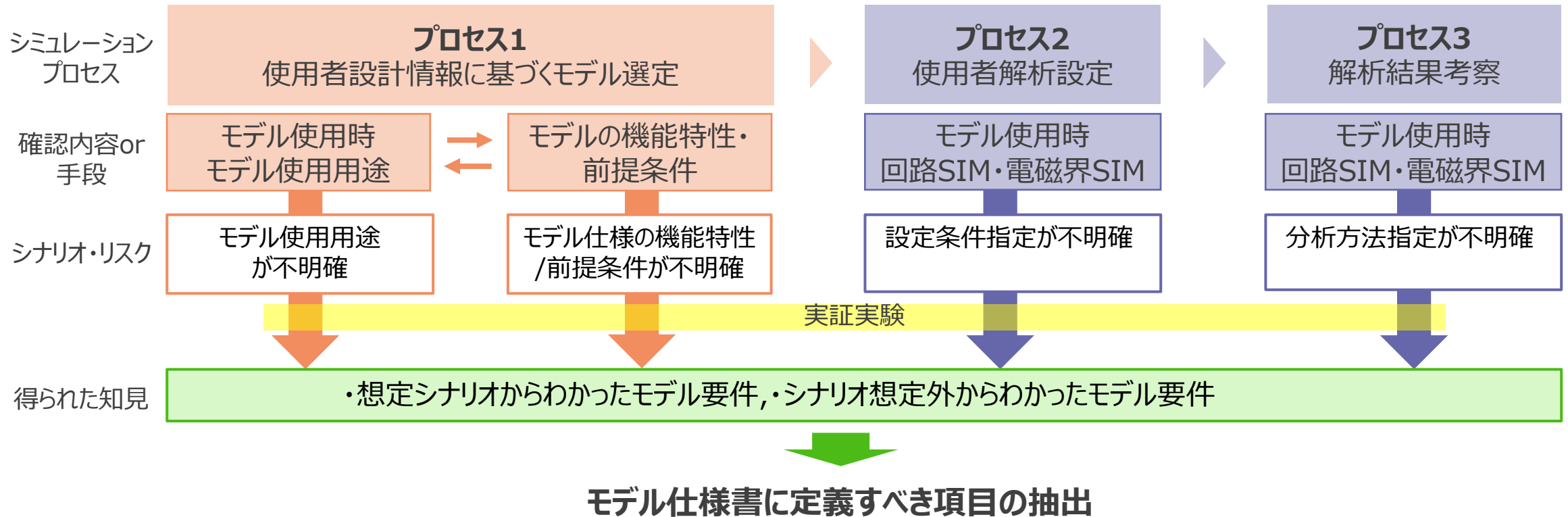
The image shows the PCB layout on the left and a 3D EM simulation domain on the right. The PCB layout is 80mm by 80mm and shows the placement of components R1, C1, C2, FET, and ports PORT3, PORT4, VIN, VG, and VD. The 3D simulation domain is a rectangular box with dimensions 280.00 mm in the X and Z directions and 226.72 mm in the Y direction. The domain is centered on the PCB, with a distance of 100.00 mm from the PCB edges to the domain boundaries.

基板パターン **解析領域条件±100mm の場合**

※技術レポートでは、上記のほか、集積回路：マイコンADC端子、IGBTダブルパルス回路を実証題材として、検証

3. 調査 2) プロセス

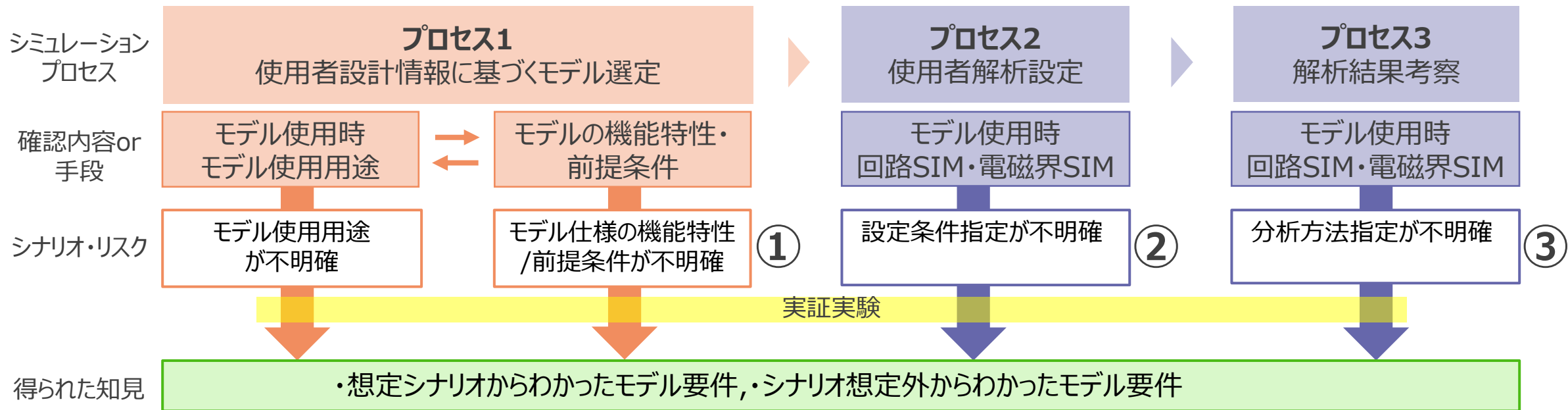
シミュレーションでは、モデルに対する情報不足や技術不足があった場合に様々な問題が発生する状況とリスクが予想される。そこで、シミュレーション作業の各プロセスにおいて、情報不足や技術不足があった状況のシナリオ及びリスクを想定し、実際にシミュレーションを行うことによってそれらを検証する。



3. 調査 3) 実証内容

■ 題材 MOSFETスイッチング回路での検証内容のうち、プロセス1, 2, 3で1件ずつ内容を紹介

- ① : MOSFETの端子リード成分
- ② : 電磁界モデル解析領域
- ③ : シミュレーション結果の分析方法 (タイムスパンと窓関数)

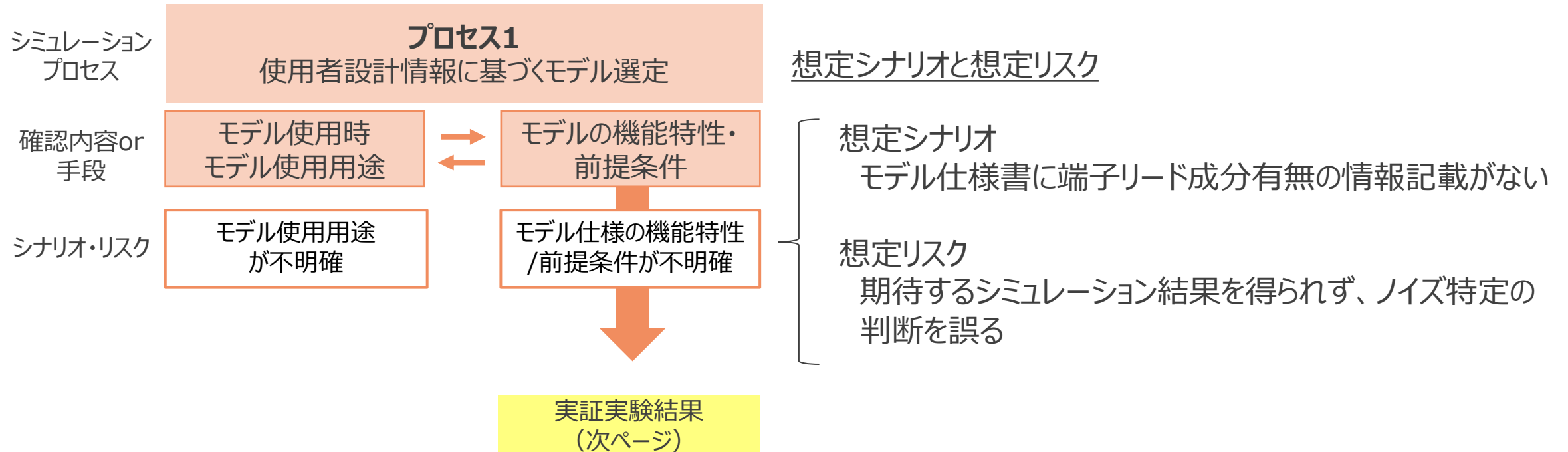


モデル仕様書に定義すべき項目の抽出

※技術レポートでは、3つの題材で15件(プロセス1:10件、プロセス2:4件、プロセス3:1件) 実証検証

3. 調査 3) 実証内容①

■ プロセス1での事例 : MOSFETの端子リード成分

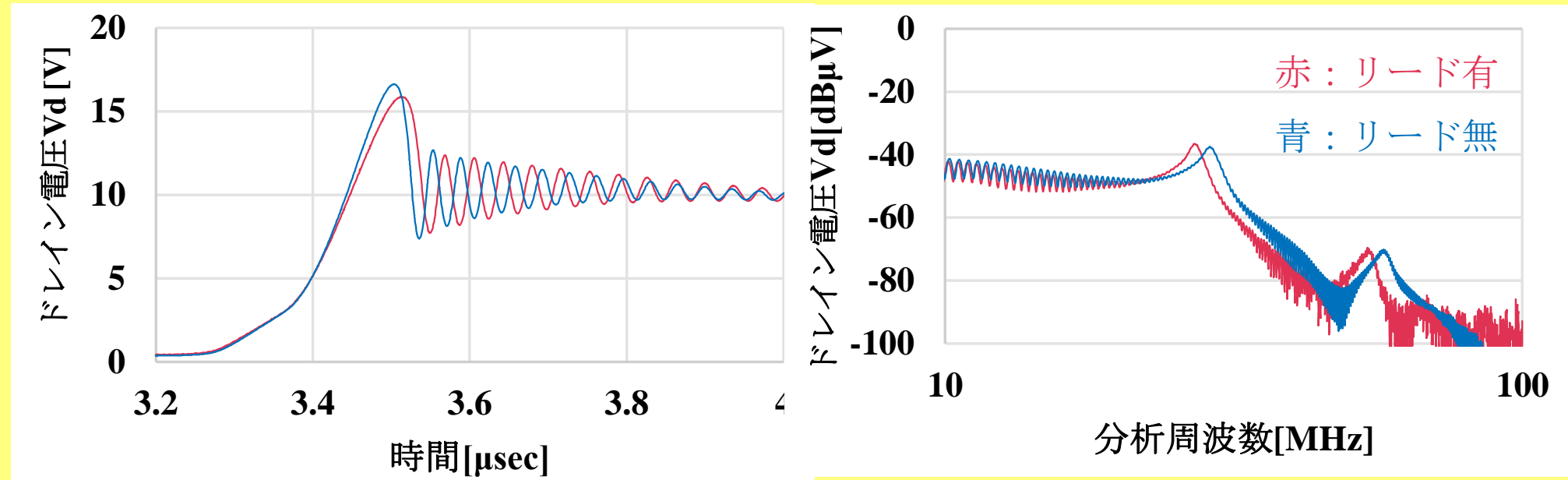


3. 調査 3) 実証内容①

■ プロセス 1 での事例 : MOSFETの端子リード成分

実証結果

リードのインダクタンス成分の有無でシミュレーション結果に差異が見られた。



a)ターンオフ時_スイッチング波形

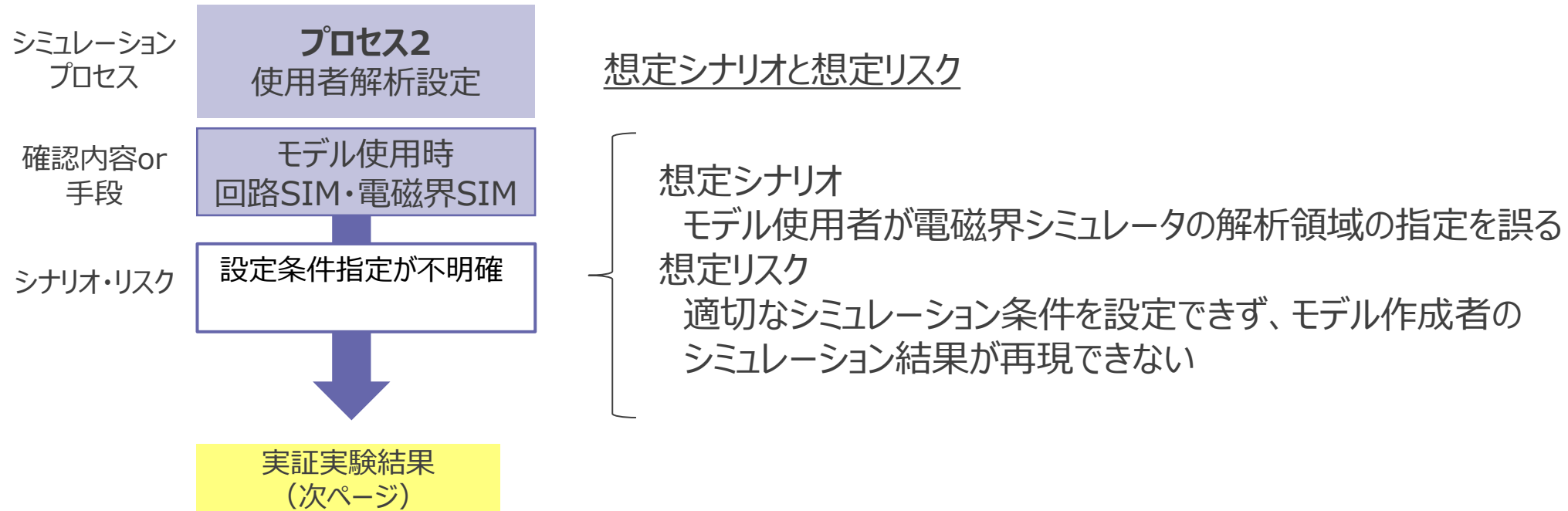
b)ターンオフ時_ノイズスペクトル

得られた知見

モデル仕様書にデバイスのパッケージのリード成分が含まれているか否かの情報の記載が必要であることが分かった。

3. 調査 3) 実証内容②

■ プロセス2での事例 : 電磁界モデル解析領域

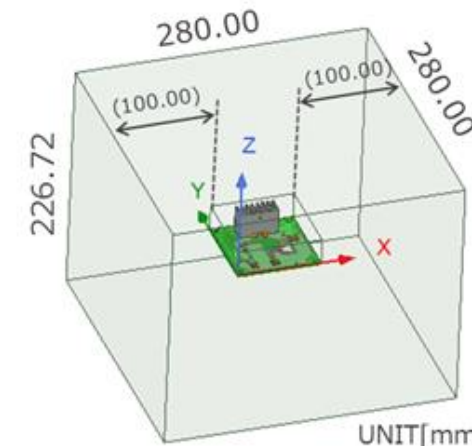
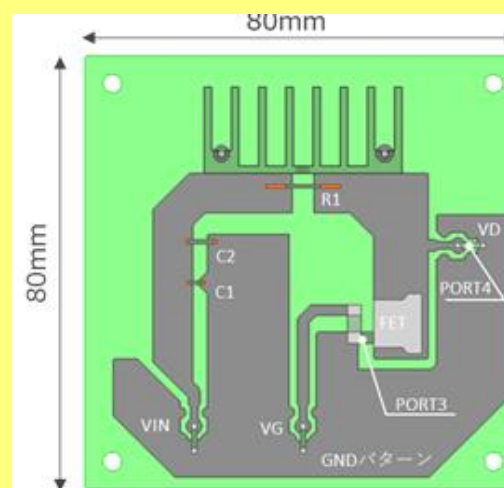
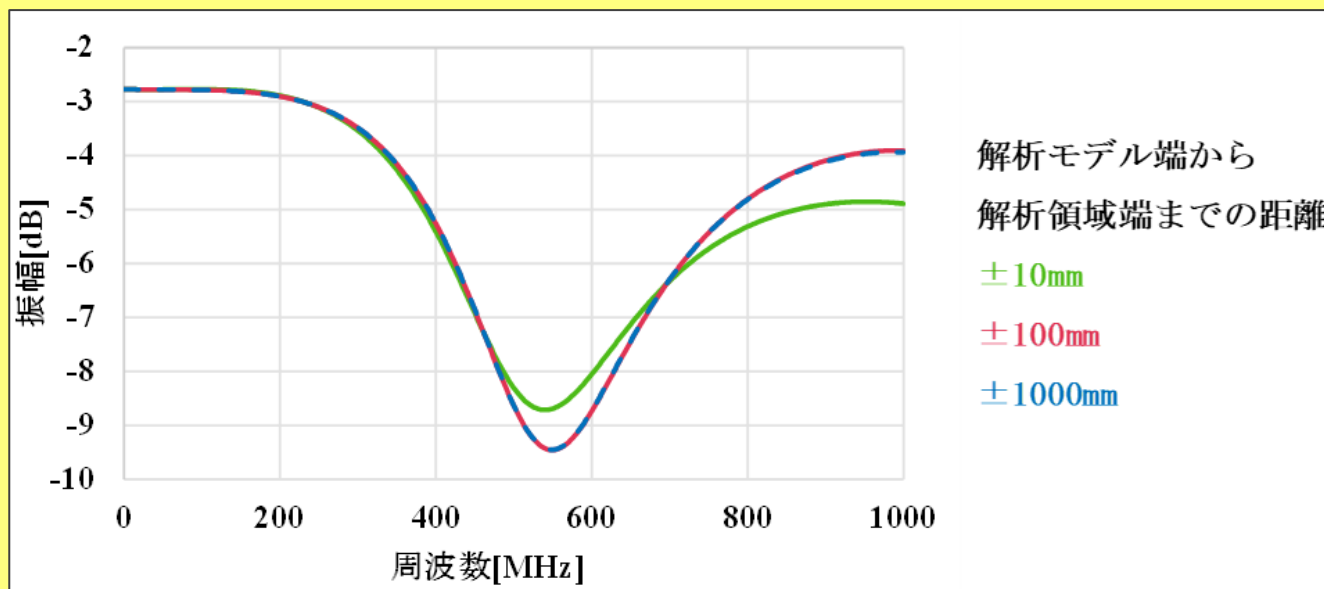


3. 調査 3) 実証内容②

■ プロセス2での事例 : 電磁界モデル解析領域

実証結果

ツールベンダ推奨値に基づきN/4以上(1000MHzの場合、75mm以上)の解析領域を確保している解析条件±100mmと±1000mm時では同等の結果が得られることがわかった。



解析領域条件±100mmの場合

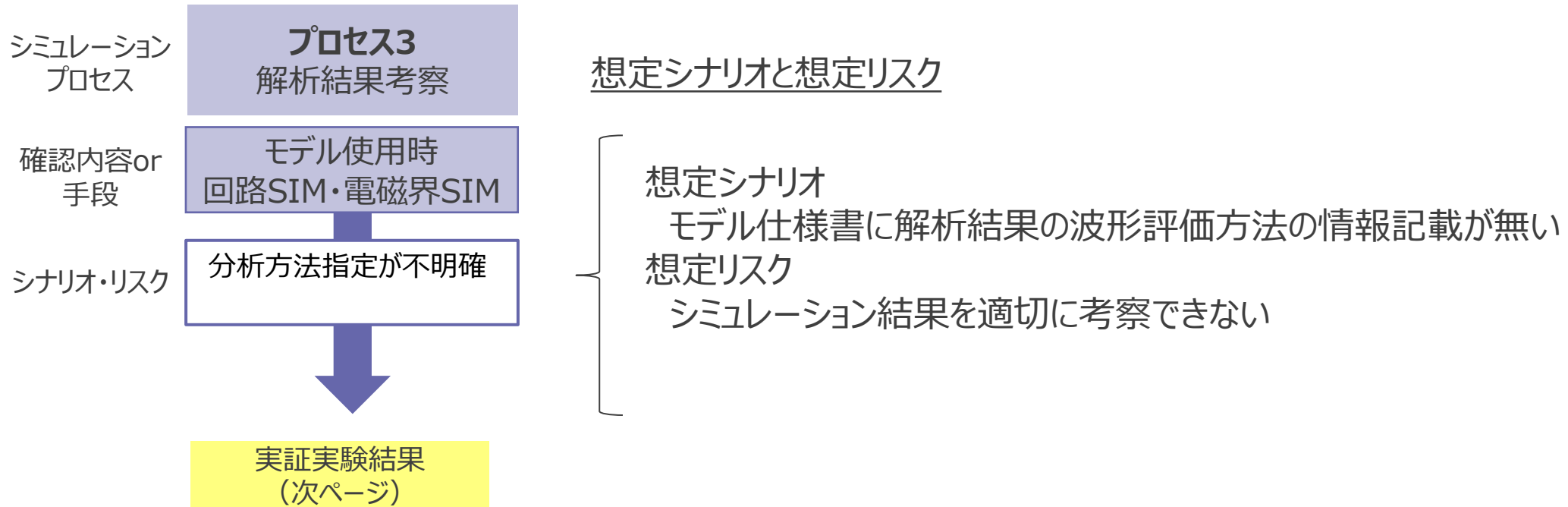
電磁界モデル解析領域を変更した場合のシミュレーション結果 (伝達特性S34)

得られた知見

モデル使用者は使用する電磁界シミュレータと解析対象に応じた適切な解析領域を確保する必要がある。
(本シナリオからモデル仕様書に反映すべき事柄ではないが、知見としてレポートに記載)

3. 調査 3) 実証内容③

■ プロセス3での事例 : シミュレーション結果の分析方法

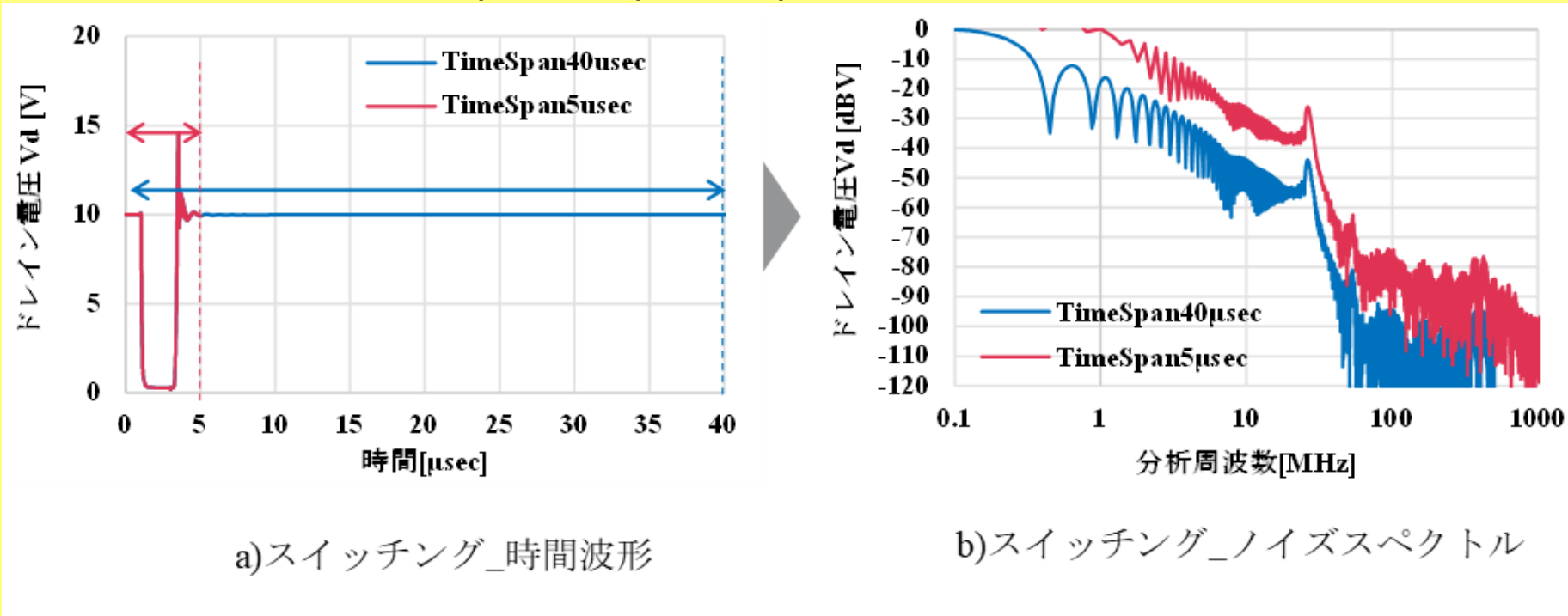


3. 調査 3) 実証内容③

■ プロセス3での事例 : シミュレーション結果の分析方法

実証結果

FFTに用いる時間波形のTime Spanを40 μ secと5 μ secでFFTしたを比較すると、10dB程度の差が生じた。



得られた知見

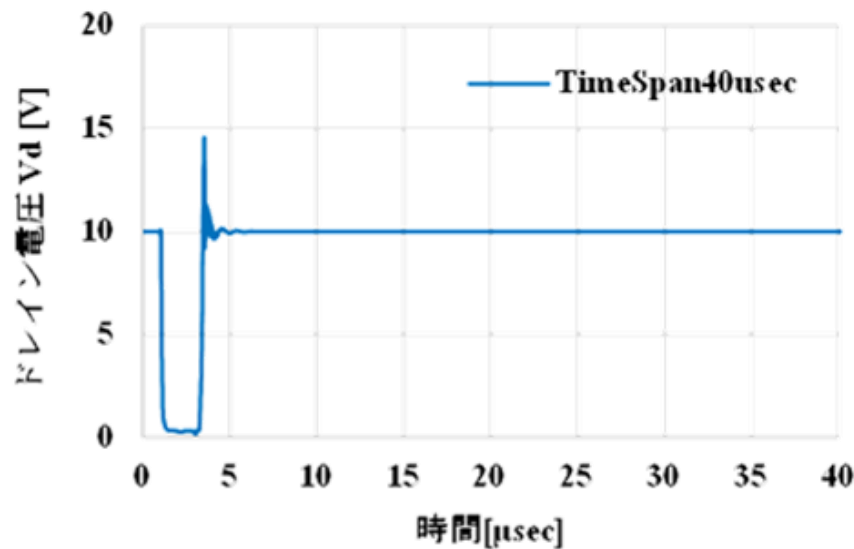
モデル仕様書の実測相関（対実測及び/又は対データシート値）には、FFTの分析に用いたTime Span(Data Points)を記載する必要がある。

3. 調査 3) 実証内容③

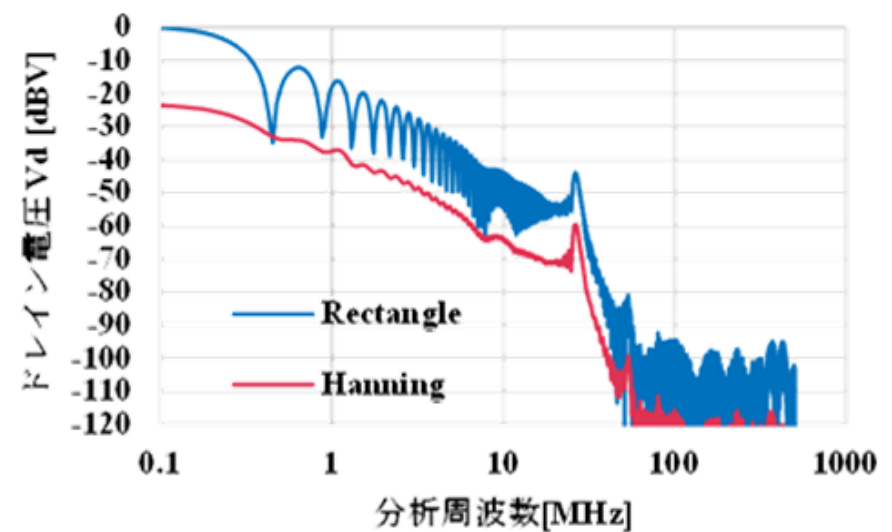
■ プロセス3での事例 : シミュレーション結果の分析方法

実証結果

さらに、Time Spanを40μsecで固定し、FFTを実行する際の窓関数を変更した場合、FFT結果に10dB程度のレベル差が生じるとともに、ノイズレベルの変動状態が異なる結果が確認できた。



c)スイッチング_時間波形



d)スイッチング ノイズスペクトル

得られた知見

モデル仕様書の実測相関（対実測及び/又は対データシート値）には、FFTの分析に用いた Window Functionを記載する必要がある。

3. 調査 3) 実証内容 まとめ

実証内容	まとめ
① : MOSFETの端子リード成分	モデル仕様書にデバイスのパッケージのリード成分が含まれているか否かの情報の記載が必要であることが分かった。
② : 電磁界モデル解析領域	モデル使用者は使用する電磁界シミュレータと解析対象に応じた適切な解析領域を確保する必要がある。 (本シナリオからモデル仕様書に反映すべき事柄ではないが、知見としてレポートに記載)
③ : シミュレーション結果の分析方法 (タイムスパンと窓関数)	モデル仕様書の実測相関 (対実測及び/又は対データシート値) には, FFTの分析に用いたData Points、Window Functionを記載する必要がある。

JEITA 電子デバイスシミュレーションモデル仕様書

製品型番* DOXXXX メーカー* M社

モデルファイル名* KXXX.DXXXX.lib

モデルバージョン 1.00

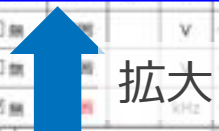
モデル作成者 M社 仕様書作成者 M社

モデル作成日 2020年 11月 4日 仕様書作成日 2021年 3月 17日

No.	項目	内容
1	モデルの概要	電圧温度25°C限定モデルです。パッケージの寄生成分は含まない。
2	デバイス種*	IGBT
3	モデル用途**1	<input checked="" type="checkbox"/> 回路シミュレーション <input type="checkbox"/> EMIシミュレーション <input type="checkbox"/> EMIシミュレーション その他
4	モデル形式**5	SPICE Ic-Vce Ic-Vge

モデル仕様書

11	パッケージ寄生成分**2	① 含まない	推奨実装時成分	mm相当
12	素子数	12	必ずしも実際と一致しない	
13	使用コンパクトモデル**3	BSIM3, GP-BJT, UCB-Di	バージョン	BSIM3v3.2, -, -
14	等価回路*11	図 1		
15	リファレンス	<input checked="" type="checkbox"/> 測定値 <input type="checkbox"/> データシート値 <input type="checkbox"/> 測定値&データシート値		
16	実測相関**4	③	図 2	

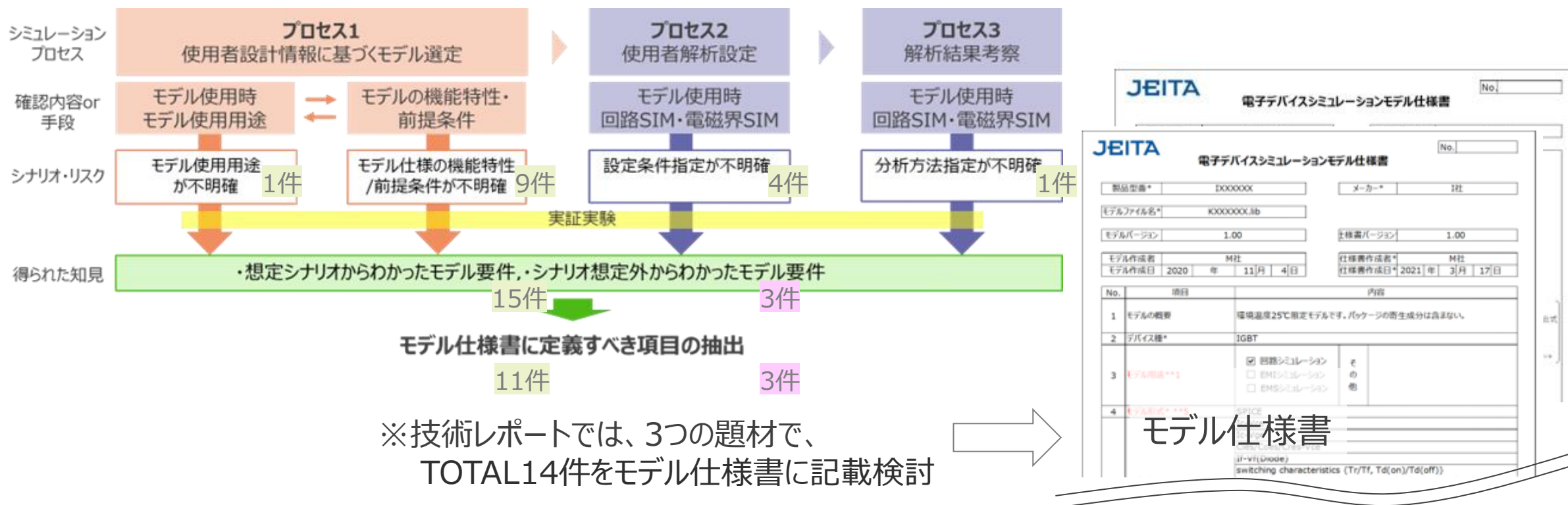


7	電圧依存	<input checked="" type="checkbox"/> 有 <input type="checkbox"/> 無	V	~	V	参照図	図2
8	電流依存	<input checked="" type="checkbox"/> 有 <input type="checkbox"/> 無	V	~	V	参照図	図2
9	周波数依存**6	<input type="checkbox"/> 有 <input checked="" type="checkbox"/> 無	kHz	~	GHz	参照図	
10	コーナ	コーナ種類	Typ				
11	パッケージ寄生成分**2	含まない	推奨実装時成分	mm相当			
12	素子数	12	必ずしも実際と一致しない				
13	使用コンパクトモデル**3	BSIM3, GP-BJT, UCB-Di	バージョン	BSIM3v3.2, -, -			
14	等価回路*11	図 1					
15	リファレンス	<input checked="" type="checkbox"/> 測定値 <input type="checkbox"/> データシート値 <input type="checkbox"/> 測定値&データシート値					
16	実測相関**4	図 2					

モデル使用者の目的に応じたシミュレーション結果を得るため、上記の①,③は、モデル仕様書に記載が必要

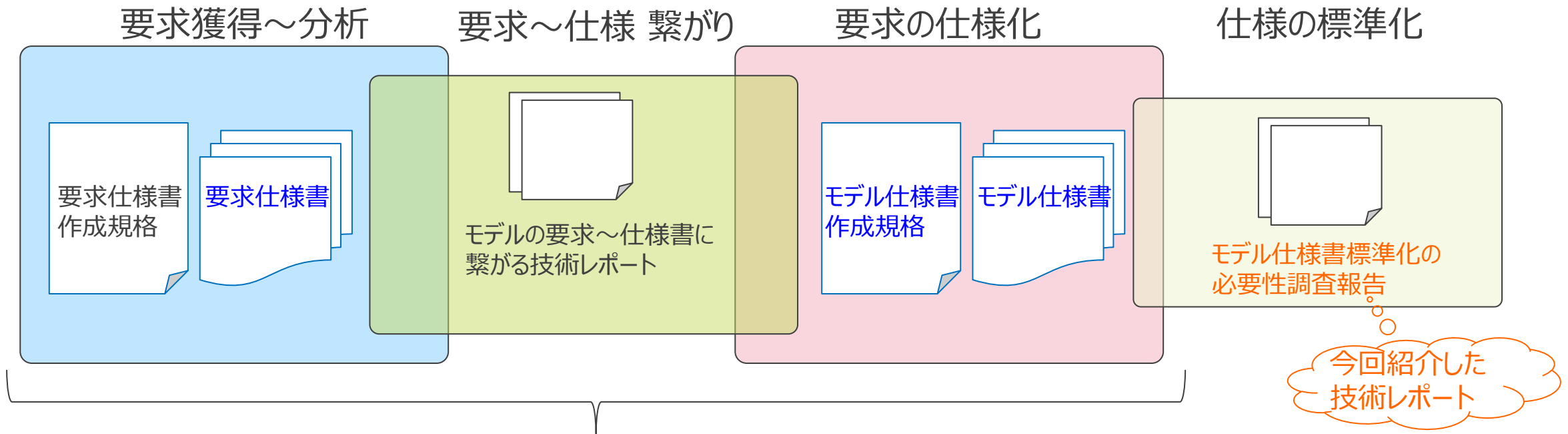
4. まとめ

モデル仕様書に記載すべき具体的ないくつかの項目を実証実験を通じて抽出できた。
 モデル使用者は、目的を満たしたモデルの選定と妥当なシミュレーション結果を得るためには、モデルに含まれる特性が明示されたモデル仕様書を用いることが効果的であり、仮想設計に必要なモデルの流通と実用化を加速するためには、モデル仕様書を標準化することが必要であることが確認できた。



5. 今後

モデル仕様書の標準化に向けて、モデル仕様書作成規格を整備し、モデル使用者が必要としている情報をモデル作成者が正しくモデルに盛り込むことのできる標準仕様の策定を進めていく。
また、仮想設計を更に加速させ、モデル使用者が目的に適するモデルを入手するには、使用用途に対してミスマッチの無い要求仕様書を整備する必要がある。



今後、準備進めている規格・技術レポート関連

最後に

是非、本技術レポートをご一読いただき、
電子デバイスモデル仕様の標準化の必要性に、ご賛同いただきたく、お願いいたします。
また、是非一緒にモデル仕様の標準化及び円滑な流通を進めたい企業様につきましては、
“デバイスモデルDX推進SC”への参画もご検討 お願いいたします。



ご清聴ありがとうございました。

JEITA

一般社団法人 電子情報技術産業協会
Japan Electronics and Information Technology Industries Association